



COMIZOA DAQ SYSTEM

COMI-LX102

Multifunction board

Hardware Reference Manual

Hardware Manual Revision : 1.0.1
Revision Data 2016. 03. 02

Copyright © by 2016 COMIZOA CO.,LTD. All right reserved

이 사용자 설명서에 기록된 내용은 인쇄상의 잘못이나 제품의 성능 향상으로 인한 수정이 있을 수 있으며 사전 통보 없이 변경될 수 있습니다.

이 사용자 설명서는 저작권법에 의해 보호되고 있으며 그 저작권은 **쥬커미조아**가 소유하고 있습니다.

이 설명서의 모든 설명, 정보 및 권장 사항이 정확하다고 판단되더라도 어떠한 명시적이거나 묵시적인 보증도 하지 않습니다. 즉 이 문서의 어떠한 내용도 추가적인 보증을 구성하는 것으로 해석될 수 없습니다.

저작권자의 사전 서면 동의 없이 무단으로 사용자설명서의 일부 또는 전체를 어떤 형태로든 복사, 전재, 재배포 하는 행위는 저작권법과 그 외 법률에 의해 금지되어 있습니다.

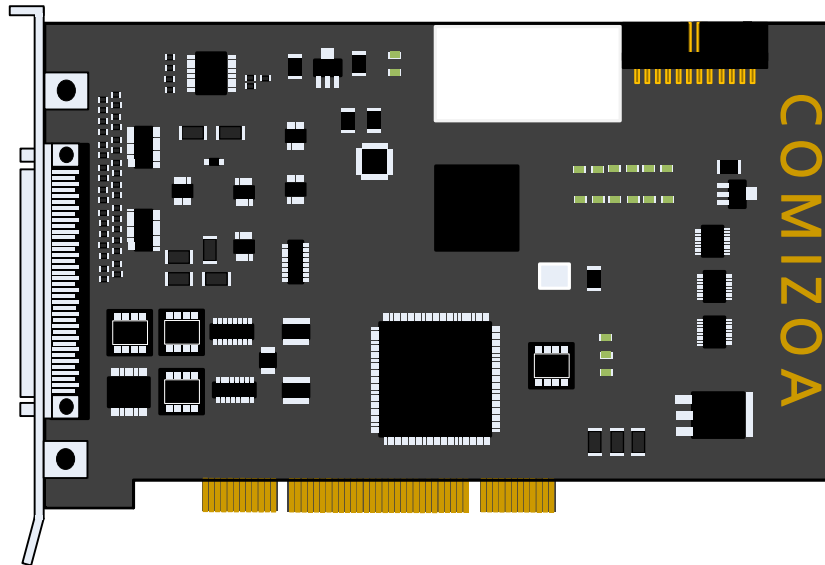
CONTENTS

| | |
|--|----|
| CHAPTER 1 COMI-LX102 보드 소개..... | 2 |
| 1.1 COMI-LX102..... | 3 |
| 1.2 FEATURE..... | 5 |
| 1.3 LX102 구조..... | 7 |
| 1.4 LX102 커넥터 핀 배열..... | 8 |
| 1.5 LX102 관련 약세서리..... | 10 |
| CHAPTER 2 DAS..... | 13 |
| 2.1 신호선의 종류 및 연결방법..... | 13 |
| 2.1.1 아날로그 입력신호 연결..... | 14 |
| 2.1.2 디지털 입출력 신호 연결..... | 17 |
| 2.1.3 엔코더 신호 연결..... | 18 |
| 2.1.4 32Bit Counter 신호 연결..... | 23 |
| 2.2 A/D 변환 종류..... | 24 |
| APPENDIX A A/D, D/A GAIN 및 OFFSET 조정방법..... | 26 |
| A.1 각 보드 별 가변저항의 위치 및 기능..... | 26 |
| A.2 A/D CONVERTER 의 OFFSET 및 GAIN 조정..... | 32 |
| A.2.1 Offset 조정..... | 33 |
| A.2.2 Gain 조정..... | 35 |
| A.3 D/A CONVERTER 의 OFFSET 및 GAIN 조정..... | 35 |
| A.3.1 Offset 조정..... | 35 |
| A.3.2 Gain 조정..... | 35 |
| APPENDIX B DATA ACQUISITION 개요..... | 36 |
| B.1 DATA ACQUISITION & CONTROL SYSTEM 이란?..... | 36 |
| B.1.1 PC-Bus Interface..... | 37 |
| B.1.2 Standard Communication Channel..... | 37 |
| B.2 IBM-PC 의 내부 구조 (MEMORY ADDRESS 를 중심으로)..... | 38 |
| B.2.1 PC Expansion Slot 의 구조..... | 46 |

CHAPTER 1 COMI-LX102 보드 소개

본 장에서는 ㈜커미조아에서 개발한 COMI-LX102 Multi-Function Board 의 하드웨어적인 사항들을 설명합니다. COMI-LX102 Multi-Function Board 의 하드웨어적인 상세사양 및 하드웨어 구조, 커넥터 핀 배열 등에 대한 내용을 수록했을 뿐 아니라 터미널 보드와의 연결 예 등을 수록하여 사용자가 COMI-LX102 Multi-Function Board 의 하드웨어 특성 및 사용 방법을 쉽게 파악할 수 있도록 하였습니다.

1.1 COMI-LX102



[그림 1-1] COMI-LX102

COMI-LX102는 Single Ended 32 채널 또는 Differential 16 채널 아날로그 입력, 2 채널 아날로그 출력, 16 채널의 디지털 입출력, 그리고 2 채널 카운터를 내장하고 있습니다. COMI-LX102는 사용자가 제품개발이나 시험 등에 사용하실 수 있는 다양한 입출력과 COMI-LX101과 비교하여 분해능을 향상하여 정밀성을 개선되어 고급 사양에 적합하고 개발이 간편한 Multi-Function Data Acquisition Board입니다. COMI-LX101과의 차이점은 아날로그 입력부의 분해능이 14 bits로 조금 더 향상되었고 최대 샘플링 주기는 400KHz입니다.

이 제품은 32bit PCI 구조로 설계되어 Windows Plug and Play를 지원하여 사용자가 쉽게 장착 가능하며 특히 모든 상태를 프로그램으로 제어 가능하여 빠른 접근이 용이합니다.

아날로그 입력부는 14 bit Resolution으로 최대 샘플링 속도가 400KHz이며, 32 채널 Single-Ended 또는 Differential 16 채널의 아날로그 입력신호를 처리할 수 있습니다. 각 아날로그 입력신호는 Multiplexing하여 A/D 변환을 수행하며, 각 채널의 Gain (Input Voltage Range) 설정은 $\pm 1V$, $\pm 2V$, $\pm 5V$, $\pm 10V$, $0\sim 1V$, $0\sim 2V$, $0\sim 5V$, $0\sim 10V$ 로 다양한 입력전압의 수용으로 분해능을 높이는 효과가 있습니다. 아날로그신호가 디지털로 변환되어 PC로 전송되는 방식은 고속일 경우에는 DMA(Direct Memory Access)방식을 사용하여 사용자의 PC의 부하를 최소화 하였습니다. 또한 대용량의 FIFO (8K word)를 채택하여 데이터의 연속성을 보장하였습니다.

아날로그 출력부는 12bit Resolution으로 2 채널이 사용 가능합니다. 각 채널에는 RAM이 장착되어 있어 사용자가 임의로 정의한 파형을 기록하였다가 실시간으로 아날로그 출력을 정해진 주파수로 출력할 수 있습니다. 따라서 사용자는 자신이 출력하고자 하는 신호를 한 주기 혹은 여러 주기의 데이터를 만들어 이를 메모리에 로드하고 적당한 출력주파수를 설정하면 PC의 부하 없이 사용자가 정의한 파형을 원하는 주파수로 출력할 수 있습니다. 이때 출력파형의 출력 개수 등을 사용자가 정의할 수 있습니다. 출력 주파수는 D/A 변환기의 최대 속도와 한 주기의 데이터의 길이에 비례적으로 축소될 수 있습니다.

2 채널의 카운터는 32bit Resolution 으로 사용자가 카운터의 다양한 기능을 쉽게 적용할 수 있습니다. 쥬커미조아가 FPGA 로 구현한 COMI-COUNTER 로 일반적인 데이터 획득에 필요한 기능이 내장되어 있습니다.

디지털 입출력은 총 16 채널을 사용하실 수 있으며 사용자의 응용분야에 맞춰 디지털 입력 16 채널 또는 디지털 출력 16 채널 또는 디지털 입출력 각각 8 채널씩 선택하여 사용하실 수 있습니다. 디지털 입출력 전압레벨은 TTL 레벨로 0V~5V 입력 레인지를 갖습니다. 12V 나 그 이상의 전압을 입출력 하실 경우에는 별도의 외부회로를 추가하시기 바랍니다.

1.2 Feature

- ▷ Bus : IBM PC Bus (32bit PCI)
- ▷ Size : 176 * 106 mm
- ▷ PNP (Plug &Play)

I/O Channels

- ▷ Analog Input : Single-Ended 32 Channels or Differential 16 Channels
- ▷ Analog Output : 2 Channels
- ▷ Digital I/O : 16 Channels
- ▷ Timer : 2 Channels

A/D Conversion

- ▷ Complete 14 bit A/D Conversion
- ▷ Type of ADC : Successive Approximation
- ▷ A/D Channels : Single-Ended 32 or Differential 16
- ▷ Input Voltage Range : $\pm 10V$, $\pm 5V$, $\pm 2V$, $\pm 1V$, $0\sim 10V$, $0\sim 5V$, $0\sim 2V$, $0\sim 1V$
- ▷ Resolution : 14 bits
- ▷ Maximum Sampling Rate : 400kHz
- ▷ Streaming to Disk Rate : 400 kHz (Tested on PentiumIII 700)
- ▷ Input Impedance : 10M Ohm
- ▷ A/D Trigger Mode : Programmable Timer, Software, External
- ▷ Data Transfer : Programmed I/O, Interrupt, DMA
- ▷ Channel Configuration : Gain, Channel No

D/A Conversion

- ▷ D/A Channel : 2 Channels (for Wave Form Generation and Single DC Output)
- ▷ Resolution : 12 bits, 1 in 4096
- ▷ Setting Time : 1 micro sec
- ▷ Output Voltage Range : $\pm 10V$
- ▷ Data Transfer : Programmed I/O, RAM on Board

Digital Input

- ▷ TTL Compatible Input
- ▷ Channels : Max 16 Channels
- ▷ Voltage Level : Low(0 ~ 0.8V), High(2V ~)
- ▷ Input Load : Low 0.5V(0.2mA), High 2.7V(20mA)
- ▷ Data Transfer : Programmed I/O

Digital Output

- ▷ TTL Compatible Output
- ▷ Channels : Max 16 Channels
- ▷ Voltage Level : Low(0 ~ 0.4V), High(2.4V ~)
- ▷ Input Load : Low 0.5V(0.2mA), High 2.7V(0.4mA)
- ▷ Data Transfer : Programmed I/O

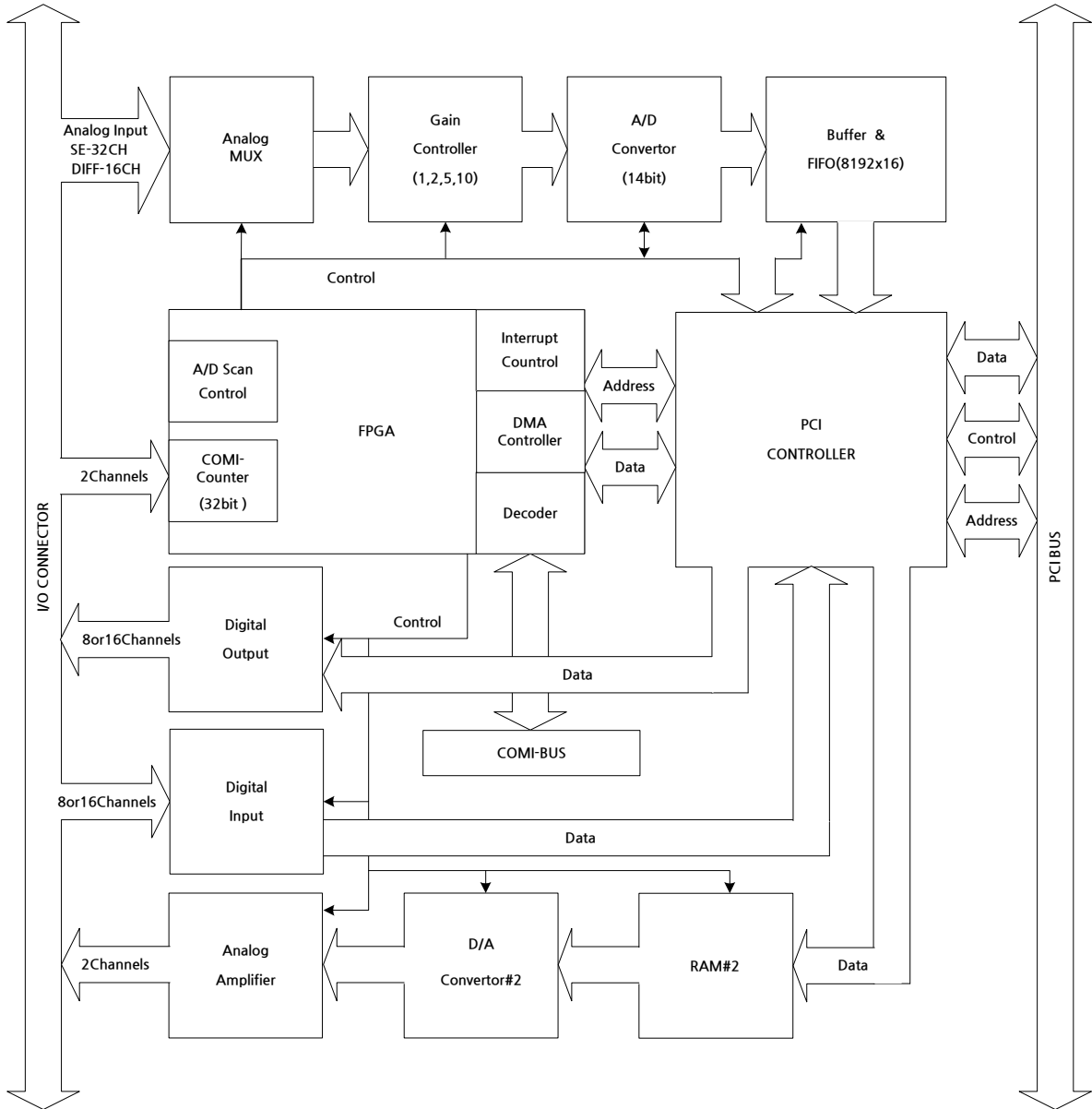
FPGA Counter

- ▷ Clock Input Channels : 2 Channels
- ▷ Resolution : 32 bits
- ▷ Gate Input
- ▷ Software Reset
- ▷ Real Time Clock

Accessories

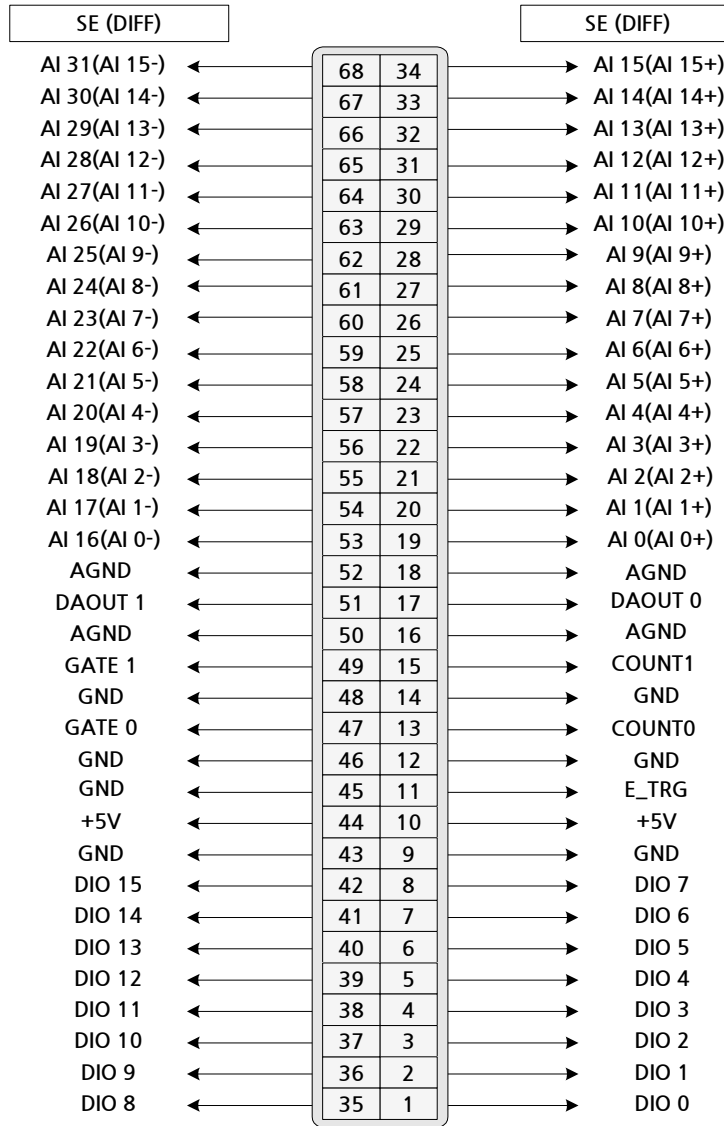
- ▷ Terminal : COMI-LXT1
- ▷ Cable : CB-EMS-SE

1.3 LX102 구조



[그림 1-4] COMI-LX102 Hardware 개념도

1.4 LX102 커넥터 핀 배열



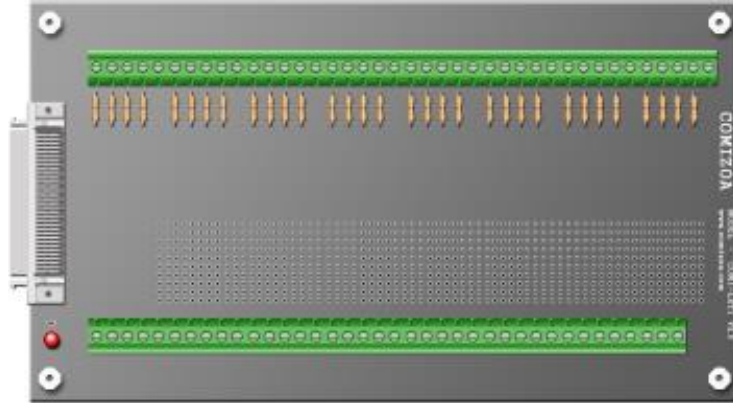
[그림 1-5] COMI-LX102 커넥터 핀 배열

| Signal Name | Reference | Direction | Description |
|--------------------------|-----------|-----------|--|
| AI<0..31> | AGND | 입력 | 아날로그 입력 채널 (Single Ended 0 부터 31 번) |
| AI<0..15>- AI<0..15>+ | AGND | 입력 | 아날로그 입력 채널 (Differential 0 부터 15 번) |
| AGND | | | 아날로그 그라운드 : 이 핀들은 아날로그 신호의 기준점 |
| DAOUT0 | AGND | 출력 | 아날로그 출력 채널 0 |
| DAOUT1 | AGND | 출력 | 아날로그 출력 채널 1 |
| GATE0 | DGND | 입력 | FPGA Counter0 GATE0 번 |
| COUNT 0 | DGND | 입력 | FPGA Counter0 |
| GATE1 | DGND | 입력 | FPGA Counter1 GATE1 번 |
| COUNT 1 | DGND | 입력 | FPGA Counter1 |
| E_TRG | DGND | 입력 | A/D 변환 외부 트리거. 사용자가 별도의 외부신호를 입력 받아 A/D 변환 |
| DGND | | | 디지털 그라운드 |
| VCC | DGND | 출력 | 5V 출력 |
| DIO<0..15> | DGND | 입력 | 디지털 입출력 채널(0 부터 15 번) |

[표 1-1] COMI-LX102 68 Pin Connector

1.5 LX102 관련 약세서리

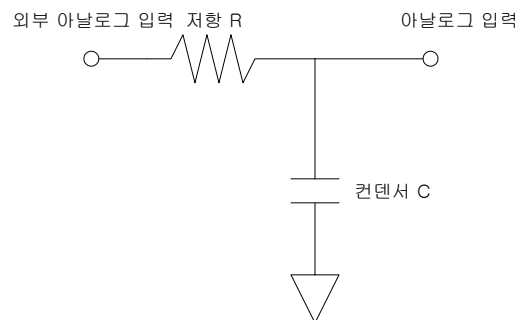
COMI-LXT1



[그림 1-5] COMI-LXT1

COMI-LXT1 은 모든 LX 시리즈 중 다기능보드(COMI-LX101/LX102)에 사용되어질 수 있는 범용 터미널 보드입니다. 총 78 개의 터미널로 구성되어 있으며 커넥터 케이블과의 접촉이 잘되었는지 나타내주는 LED 가 내장되어 있습니다.

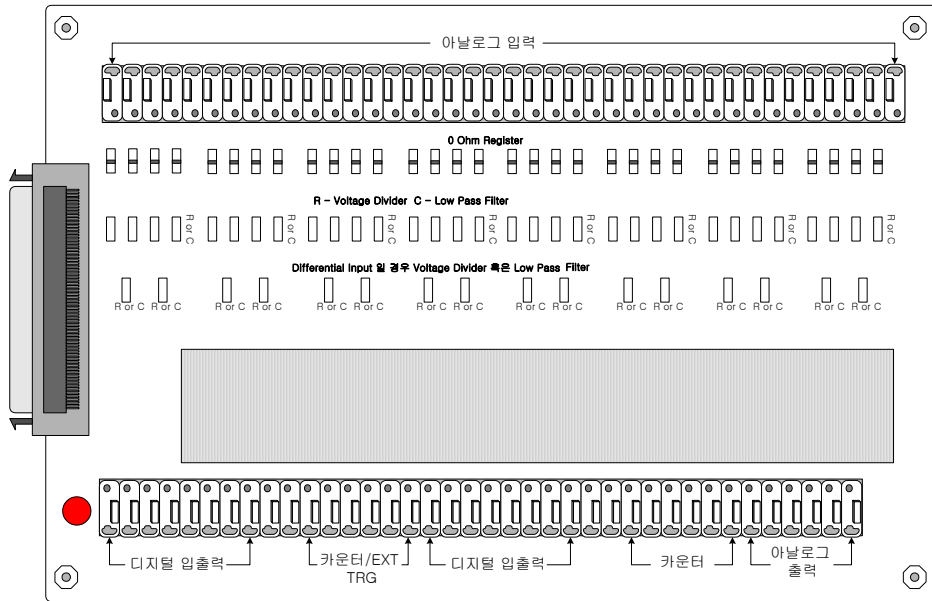
아날로그 입력신호의 잡음이 많이 발생하는 경우에 대비하여 COMI-LXT1 에 사용자가 구성할 수 있는 Low Pass Filter(LPF)가 있습니다. [그림 1-4] 과 같이 처음에는 LPF 저항에는 0Ω의 저항이 연결되어 있으며 콘덴서에는 오픈되어 있습니다. 따라서 사용자는 자신이 연결하고자 하는 아날로그 입력신호의 잡음상태를 미리 오실로스코프와 같은 계측기기를 사용하여 잡음의 주파수 레벨을 확인한 후 적당한 Cut off frequency 를 정해 R 과 C 값을 정하여 연결해 주십시오.



[그림 1-5] Low pass filter

사용자에 따라 입력신호의 전압범위가 큰 경우에는 [그림 1-5] 의 C 대신 적당한 저항을 사용하여 전압 분배를 할 수 있습니다.

COMI-LXT1의 터미널 단자 구성은 [그림 1-6]과 같습니다.



[그림 1-6] COMI-LXT1 연결도

그림에서 아날로그 입력 신호 연결단자는 SINGLE ENDED 로 사용하는 경우와 DIFFERENTIAL 로 사용하는 경우에 따라 차이가 있습니다. [표 1-2]는 처음의 3 개의 단자만을 따로 표시한 것입니다.

| 터미널 표기 | Single Ended 연결 | 터미널 표기 | Differential 연결 |
|--------|---------------------|--------|-----------------|
| Diff | + A0 - | Diff | + A0 - |
| Single | A0 A16 AGND | Single | A0 A16 AGND |
| 그림 | | 그림 | |
| 연결법 | + CH0 - + CH16 - | 연결법 | + CH0 - |

[표 1-2] 아날로그 신호 입력 연결

CB-EMS-SE



[그림 1-7] CB-EMS-SE

CB-EMS-SE 는 SCSI-SCSI 68 핀 커넥터 케이블입니다. 양쪽 모두 스크류 및 래치형입니다.

CHAPTER 2 DAS

2.1 신호선의 종류 및 연결방법

(주)커미조아의 DAS 제품 군 중 10x Series 와 20x Series 등 과 같이 아날로그 입력신호를 처리 하는 보드에서 입력신호의 연결은 무엇보다 중요합니다. 아날로그 입력 신호를 터미널보드에 연결하는 방법은 여러분이 사용하고자 하는 센서의 출력 형태에 따라 달라질 수 있습니다. 다음은 신호의 유형 입니다.

Ground-Referenced Signal Source

센서의(-)신호가 건물외의 그라운드에 접지되어 있고 SD 시리즈가 설치된 컴퓨터의 전원부분의 그라운드 핀이 건물 그라운드에 공통 접지되어 있으면 신호의 그라운드가 공통인 경우 입니다.

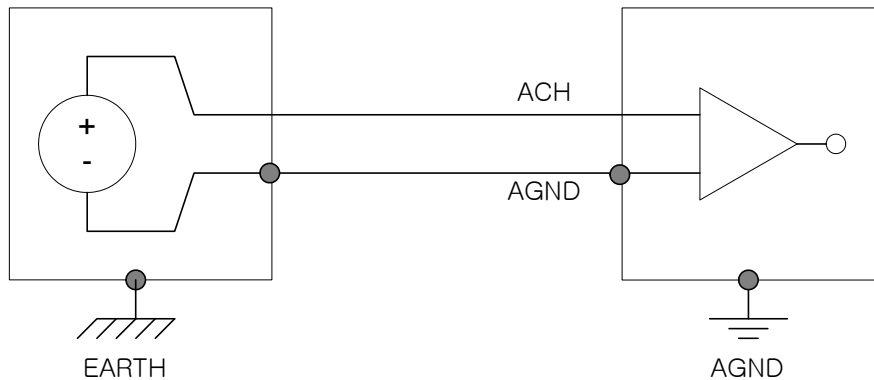
Floating Signal Source

센서의 (-)신호가 그라운드와 분리되어 있어서 센서의 양 단 (+,-)의 변화를 읽어야 하는 신호 입니다. 예를 들면 배터리나 Optical Isolator 출력 등이 있습니다.

2.1.1 아날로그 입력신호 연결

Single Ended 연결법 1

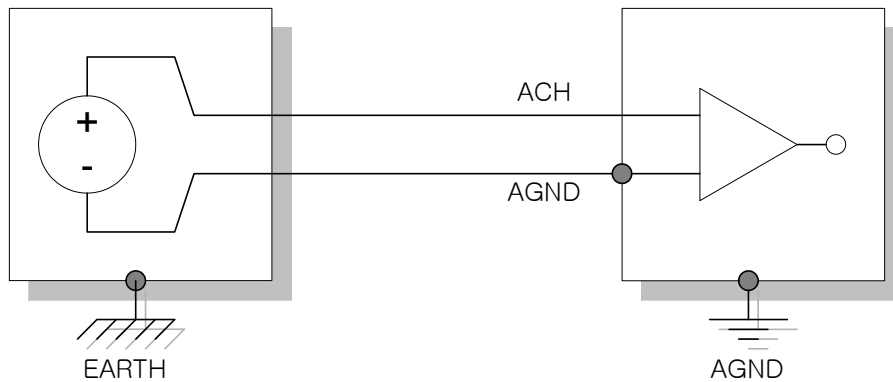
신호의 유형이 Ground-Referenced Signal Source 일 때 Single Ended 로 아날로그 신호를 연결 하면 [그림 2-1]과 같습니다. 이와 같이 신호를 연결할 경우 COMI-LX101 은 총 32 채널의 아날로그 입력을 처리 할 수 있습니다. 만약 신호선에 Shield 선이 있는 경우에는 센서부나 COMI-LX101 의 그라운드 한쪽에만 Shield 선을 연결합니다. 그러나 이 방법은 그라운드 루프현상이 발생하여 센서의 그라운드와 COMI-LX101 의 그라운드 사이에 전압차가 발생할 수 있어 바람직하지 않습니다.



[그림 2-1] Single Ended 아날로그 신호 연결법 1

Single Ended 연결법 2

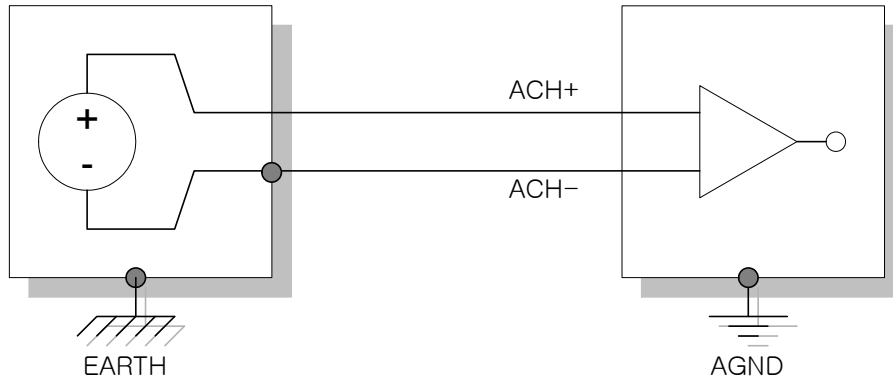
신호의 유형이 Floating Signal 이고 다채널 사용하실 경우 Single Ended 사용을 권합니다. [그림 2-2]과 같이 연결하시고 만약 Shield 선이 있는 경우에는 한쪽의 그라운드에만 연결하십시오.



[그림 2-2] Single Ended 아날로그 신호 연결법 2

Differential 연결법 1

신호의 유형이 Ground-Referenced Signal Source 이고 Differential 로 아날로그 신호를 연결하실 때 [그림 2-3]과 같이 연결하실 수 있습니다.

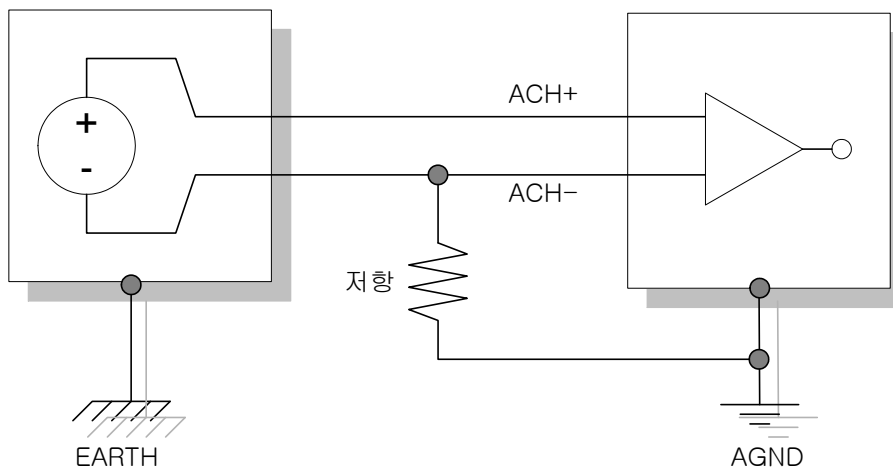


[그림 2-3] Differential 아날로그 신호 연결법 1

Differential 연결법 2

신호의 유형이 Floating Signal 이고 Differential 로 아날로그 신호를 연결할 경우 [그림 2-4]와 같이 연결 할 수 있습니다.

이 때 사용자가 유의할 사항은 센서의 출력신호가 Floating 되어있는지 다시 한번 확인 하시고 출력 임피던스를 측정하십시오. 출력 임피던스에 따라서 [그림 2-4]의 저항값을 결정 할 수 있습니다.

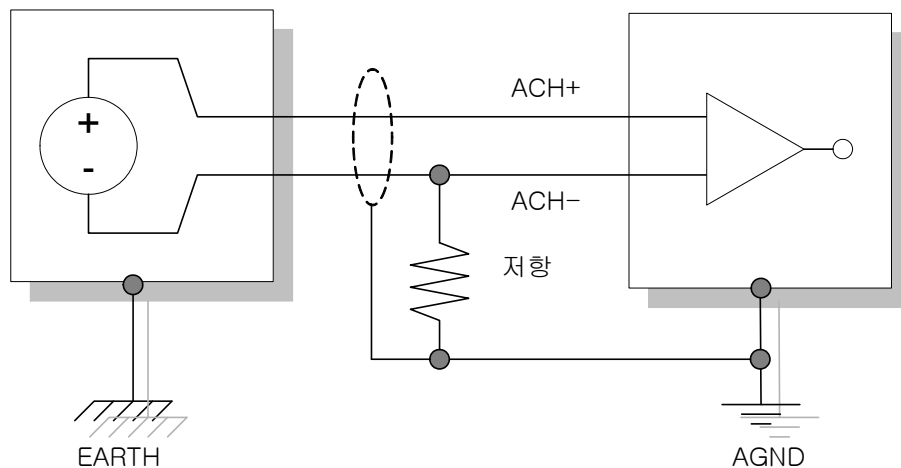


[그림 2-4] Differential 아날로그 신호 연결법 2

Shielded Differential 연결법

[그림 2-4]와 같고 단지 센서의 신호선이 Shield 선으로 되어있으면 [그림 2-5]과 같이 Shield 선을 커미조아 보드의 아날로그 그라운드나 센서의 그라운드중 한 쪽에만 연결하십시오. 그 이유는 [그림 2-1]에서와 같이 그라운드 루핑현상이 발생하여 양쪽 그라운드에 원하지 않는 전압차가 발생하고 이것이 보드의 Gain Error 원인이 됩니다.

거의 모든 아날로그 입력 신호선은 주위 환경이나 길이에 따라 Shield 선을 쓰는 것이 바람직 합니다. 주위의 Noise 가 Shield 선에 따라 그라운드로 빠지므로 신호가 깨끗하고 안정된 신호를 획득 할 수 있습니다.



[그림 2-5] Shielded Differential 아날로그 신호 연결법

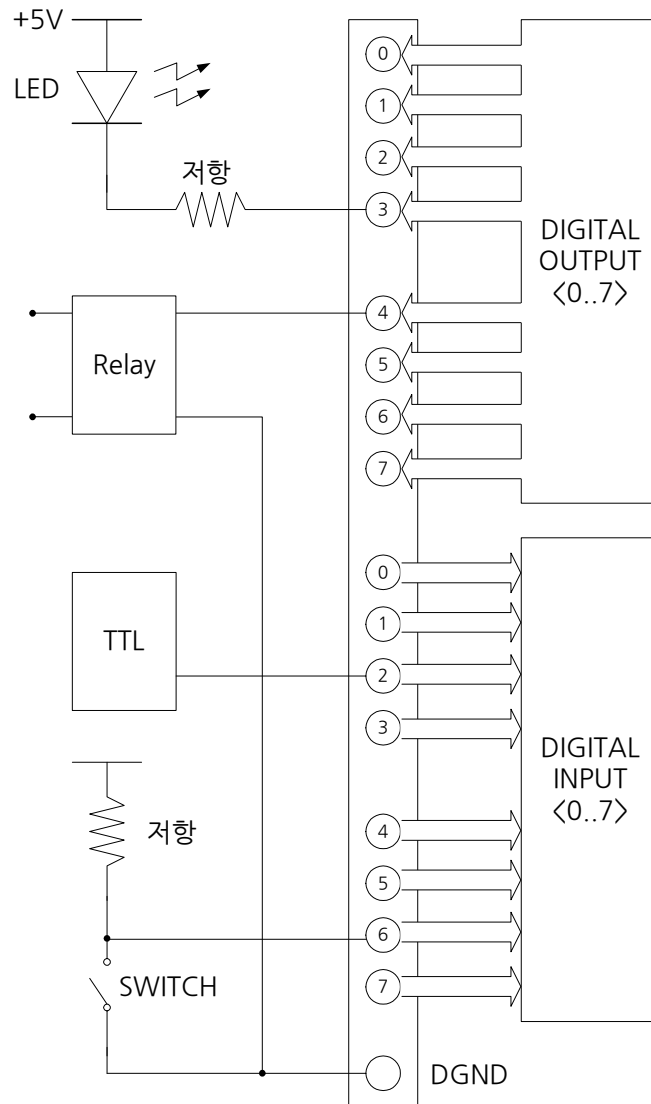
사용자는 다음 네 가지 경우에는 Differential Mode 로 신호를 입력 받아야 합니다.

- 센서의 출력 신호가 그라운드와 분리되어 있을 때
- 주위 환경에 Noise 가 많을 때
- 센서의 출력 신호가 1 Volt 미만일 때
- 센서가 COMIZOA 터미널 블록과 3m 이상일 때

[그림 2-3] 과 같이 Ground-Referenced Signal Source 를 Differential 입력으로 받는 경우는 Picked-up Noise 를 감소 시키고 Common-mode Noise Rejection 을 향상 시킵니다. 센서의 출력 신호가 미약하고 주위 환경이 열악할 때 아날로그 그라운드와 센서의 (-)신호를 오실로스코프로 관찰하면 신호에 많은 잡신호가 있음을 알 수 있습니다. 이런 상황에서 Single Ended 연결법을 사용하시면 센서의 (-)신호를 보드의 기준 전압인 아날로그 그라운드와 접지하므로 보드의 아날로그 그라운드에 잡신호가 섞여서 정확한 데이터의 획득이 불가능합니다. 따라서 이럴 때는 Differential 연결법을 사용하시면 (-)신호와 그라운드가 분리되어 있어 센서의 (+)신호와 (-)신호의 전압차를 측정하게 되므로 위의 문제가 해결될 수 있습니다.

[그림 2-4] 와 같이 신호의 유형이 Floating Signal 이고 Differential 입력을 이용하실 때 주위 하실 점은 센서 신호의 출력 임피던스가 높으면 사용이 불가능 합니다. 이때 그림과 같이 Bias 저항을 대략 출력 임피던스의 수 백배크기로 연결하셔야 합니다. 사용자가 100 배의 저항을 연결하시면 1%의 Gain Error 가 있을 수 있습니다. 만약 센서 신호의 출력 임피던스가 충분히 낮으면 센서의 (-)신호를 보드의 아날로그 그라운드에 직접연결 하실 수 있습니다.

2.1.2 디지털 입출력 신호 연결



[그림 2-6] 디지털 입출력 연결법

[그림 2-6]은 디지털 입력이 8 채널, 디지털 출력이 8 채널인 경우입니다. 디지털 입출력은 모든 산업시설의 자동화나 계측기기의 제어등 응용범위가 매우 광범위 합니다. [그림 2-6]은 그 중 간단한 예로 디지털 출력을 이용하여 LED 를 ON/OFF 하며 Relay 를 구동하는 그림입니다.

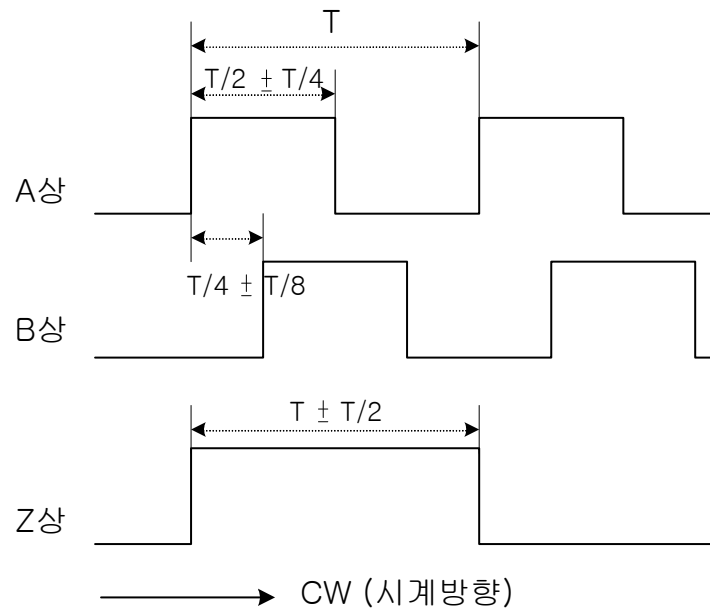
사용자는 자신이 선택한 LED 의 사양에 따라 저항을 연결하여 LED 에 흐르는 전류를 조정하고 LED 의 ON/OFF 를 디지털 출력핀의 ON/OFF 로 제어 합니다. Relay 구동도 사양에 따라 연결 하시고 디지털 출력핀의 ON/OFF 로 접점을 ON/OFF 시킵니다.

디지털 입력은 외부 기기의 제어를 목적으로 외부 기기의 상황을 인식하기위해 사용할 수 있습니다. 사용자는 [그림 2-6]과 같이 TTL 출력을 직접 읽을 수 있으며 외부 회로의 스위치의 상태도 알 수 있습니다.

디지털 입출력의 제어는 사용자의 프로그램에서 원하는 시기에 주기적이든 비주기적이든 디지털 입력을 읽거나 디지털 출력을 내보낼 수 있습니다.

2.1.3 엔코더 신호 연결

엔코더의 연결은 엔코더의 종류에 따라 연결법이 달라질 수 있습니다. 따라서 엔코더의 입력 신호를 지원하는 (쥬커미조아 보드에 연결하는 방법은 여러분이 사용하고자 하는 엔코더의 출력 형태에 따라 달라집니다. 이 절에서는 (쥬커미조아의 엔코더를 지원하는 COMI-SD501 을 중심으로 설명하겠습니다.



[그림 2-7] 엔코더 출력파형

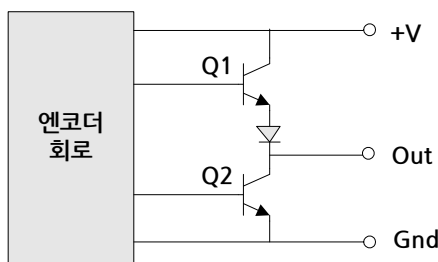
[그림 2-7]은 엔코더 출력 파형입니다. 엔코더의 A 상과 B 상이 엔코더가 시계방향으로 회전하면 그림과 같이 출력되고 이 때 한 바퀴회전하면 Z 상이 출력됩니다. 엔코더의 분해능에 따라 엔코더 한 바퀴 회전 당 A 상의 개수가 결정됩니다. 현재 엔코더의 회전방향을 엔코더 신호를 사용하여 예측하고자 할 때는 A 상과 B 상의 순서에 따라 알 수 있습니다. (쥬커미조아의 보드에는 Z 상을 방향에 따라 Up/Dn 카운트 하는 기능도 있습니다. 엔코더의 신호는 각각 그림에서 보여지는 바와 같이 주기에 따른 오차가 있을 수 있습니다. 정밀한 제어를 하고자 할 경우에는 엔코더의 분해능을 높이는 방법으로 채택하는 경우가 있습니다. 이러한 경우에는 A,B 상을 이용하여 현재의 분해능을 2 배 이상으로 높일 수 있습니다.

Totem Pole

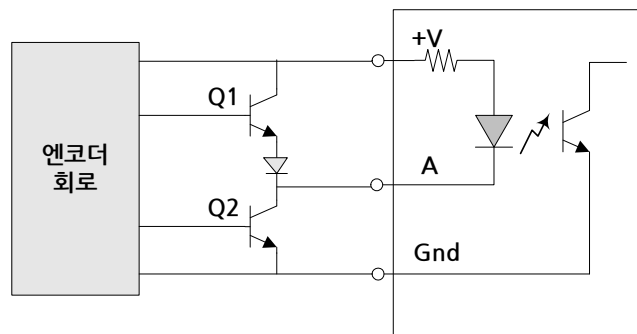
[그림 2-8]에서 위쪽의 Q1 트랜지스터 대신에 저항을 연결하면 저항의 크기만큼 지연이 되며 파워가 감소됩니다. 따라서 트랜지스터를 저항대신에 Active Pull-up 같이 사용하면 위와 같은 문제가 해결되는데 이러한 출력형태를 토템폴 출력이라 합니다. 토템폴의 장점은 출력 임피던스가 낮으므로 노이즈와 파형의 왜곡이 적습니다.

동작은 출력신호가 High 일 때는 Q1 이 ON, Q2 가 OFF 된 상태이며 출력신호가 Low 인 경우에는 Q1 이 OFF 되고 Q2 가 ON 된 경우입니다. 사용자는 위와 같은 형태의 엔코더를 연결하실 때는 터미널 보드에 A-,B-,Z-,P(5V),G(GND)를 각각의 엔코더 신호와 연결하시고 A+,B+,Z+를 P 와 연결하십시오.

[그림 2-9]는 엔코더의 출력형태가 토템폴일 경우 연결하는 방법입니다.

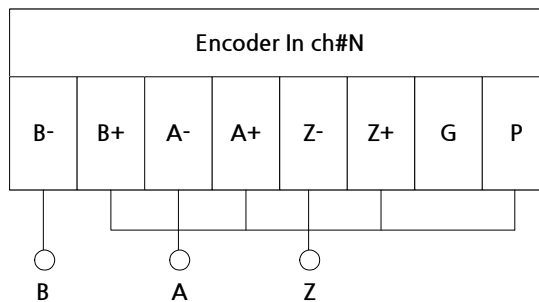


[그림 2-8] 엔코더 Totem Pole 출력회로



[그림 2-9] COMI-SD501 회로 연결도

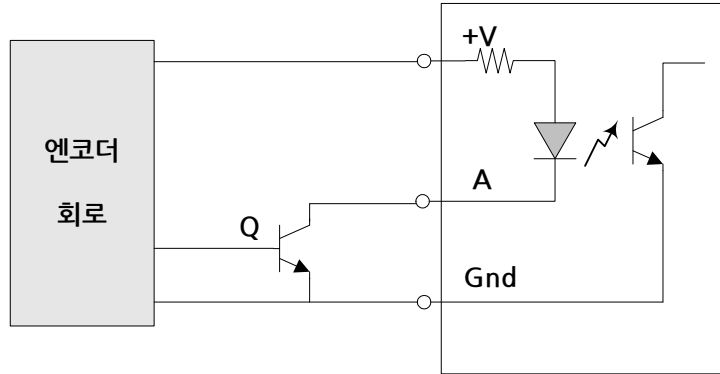
[그림 2-10] 은 Totem Pole 출력형태의 엔코더와 COMI-SD501 의 연결도 입니다.



[그림 2-10] SD501 과 엔코더의 연결도 1

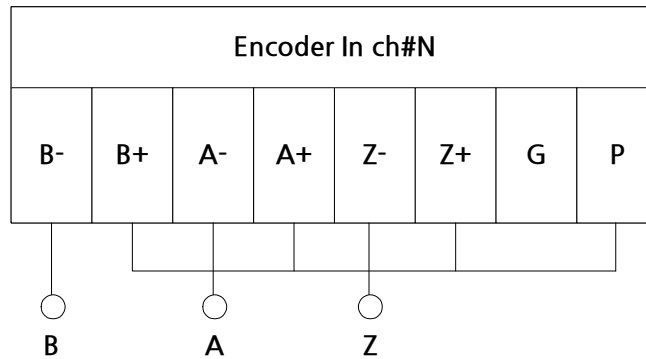
NPN Open Collector

[그림 2-11] 같이 출력단, 즉 트랜지스터의 Collector 를 개방 시킨 형태를 Open Collector 출력 방식 이라 합니다. 이와 같은 출력 형태는 센서부와 제어부의 전압이 차이가 있을 때 적용할 수 있습니다.



[그림 2-11] SD501 회로 연결도

주의할 점은 [그림 2-11]과 같이 풀업 저항이 연결되어야 합니다. 사용자는 위와 같은 형태의 엔코더를 SD501 에 연결하실 때는 A-,B-,Z-,P(Vcc),G(GND)를 각각의 엔코더 신호와 연결하시고 A+,B+,Z+를 5V 와 연결하십시오. [그림 2-12]를 참조하십시오.

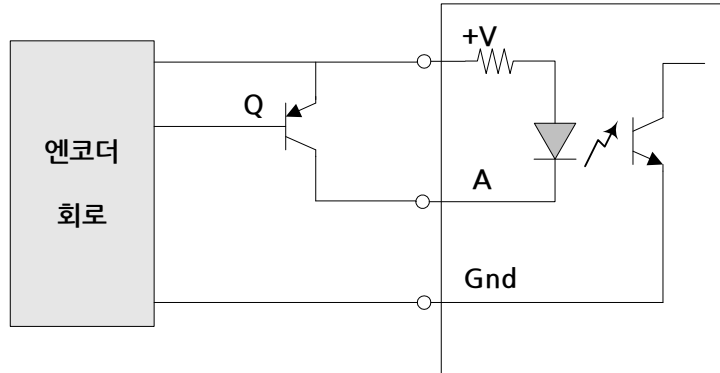


[그림 2-12] SD501 과 엔코더의 연결도 2

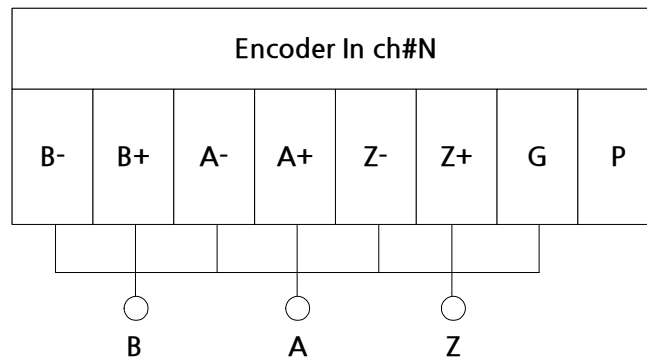
PNP Open Collector

[그림 2-13]과 같이 출력단의 트랜지스터가 PNP 형인 출력 형태입니다. 사용자는 위와같은 형태의 엔코더를 COMI-SD501 에 연결하실 때는 터미널 보드에 A+,B+,Z+,P(Vcc),G(GND)를 각각의 엔코더 신호와 연결하시고 A-,B-,Z-를 G 와 연결하십시오.

[그림 2-14]를 참조하십시오.



[그림 2-13] SD501 회로 연결도

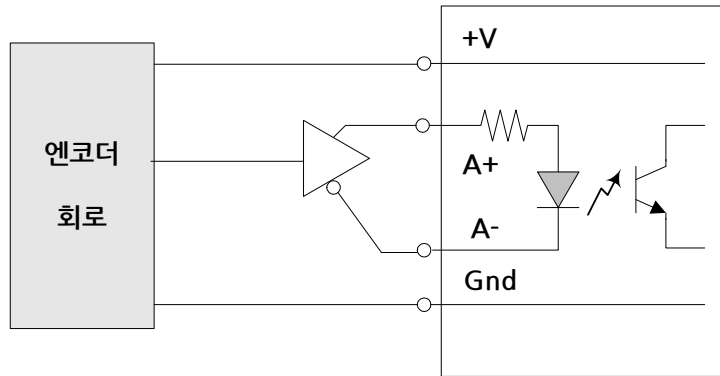


[그림 2-14] SD501 과 엔코더의 연결도 3

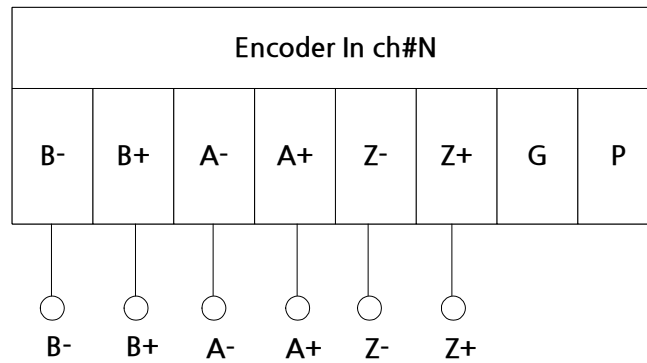
Line Drive

[그림 2-15]와 같이 이 형태의 엔코더 출력은 제어 출력 회로에 Line Drive 용 IC 를 사용하여 고속의 응답특성과 장거리 전송이 용이합니다. 사용자는 위와 같은 형태의 엔코더를 SD501 에 연결하실 때는 터미널 보드에 A+,B+,Z+,A-,B-,Z-,P(5V),G(GND)를 각각의 엔코더 신호와 연결하십시오.

[그림 2-16]을 참조하십시오.



[그림 2-15] SD501 회로 연결도

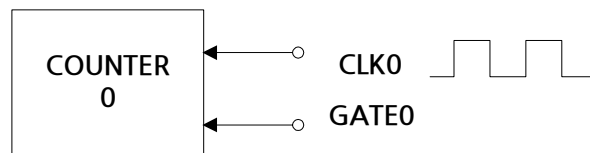


[그림 2-16] SD501 과 엔코더의 연결도 4

2.1.4 32Bit Counter 신호 연결

FPGA Counter 를 사용한 카운터 연결법 입니다. FPGA Chip 에는 2 개의 카운터가 있고 각 카운터에는 Gate, Clock 포트가 있습니다.

[그림 2-17]은 FPGA Counter 를 사용한 일반적인 연결 방법입니다.



[그림 2-17] 32bit 카운터 연결

Clock 은 최대 10MHz 이내이어야 되며, Gate 는 HIGH 상태이어야 합니다.

2.2 A/D 변환 종류

모든 아날로그 신호를 컴퓨터를 통하여 기록하거나 연산해야 할 경우 Analog To Digital 변환은 반드시 필요합니다. 다음은 기본적인 A/D 변환 방법입니다.

Simultaneous A/D Converter (Flash Conversion)

병렬로 연결된 Differential Comparator 가 기준 전압과 아날로그 신호를 비교하는 방법입니다. 비교한 결과를 Encoder 에 연결하여 원하는 Binary 출력을 얻습니다. 이 방법의 장점은 빠른 속도에 있고 단점은 Comparator 가 많이 필요합니다.

Stair step-ramp A/D Converter (Digital Ramp or Counter)

이 방법은 Digital Ramp 또는 Counter 방법으로 알려져 있으며 D/A Converter 와 Binary Counter 가 내장되어 있습니다. 카운터가 순차적으로 증가되면 D/A Converter 의 출력이 증가되게 회로를 구성하고 이를 Comparator 에 아날로그 입력신호와 연결하여 비교합니다. 이를 반복하여 원하는 A/D 변환을 수행합니다. 이 방법은 Simultaneous 방법보다 느리고 최악의 경우 입력 신호가 최대일 때 가장 느립니다.

Tracking A/D Converter (Up/Down Counter)

이 방법은 Stair step-ramp 방법과 거의 동일 하나 알고리즘의 발달로 속도가 더욱 빠릅니다. 이전 아날로그 입력을 변환한 값을 Latch 에 저장하여 이 값을 시작으로 Binary Counter 가 동작되어 시간을 단축합니다. 그러나 아날로그 입력신호가 불안정하면 Comparator 가 증가,감소를 반복하는 것이 단점입니다.

Single-Slope A/D Converter

일반적인 Voltmeter 에 많이 쓰이는 방법으로 위의 두 가지 방법과는 다르게 D/A Converter 를 사용하지 않고 Linear Ramp Generator 를 사용합니다.

이것은 Comparator 에 연결되는 기준 전압을 일정 기울기로 증가시켜 외부의 아날로그 입력신호와 순차적으로 비교합니다.

Dual-Slope A/D Converter

이 방법도 일반적인 Voltmeter 나 계측기기에 사용하는 방법으로 Single-slope 와 거의 비슷하나 Ramp Generator 의 전압 변화의 기울기를 바꿔 속도를 향상시켰습니다.

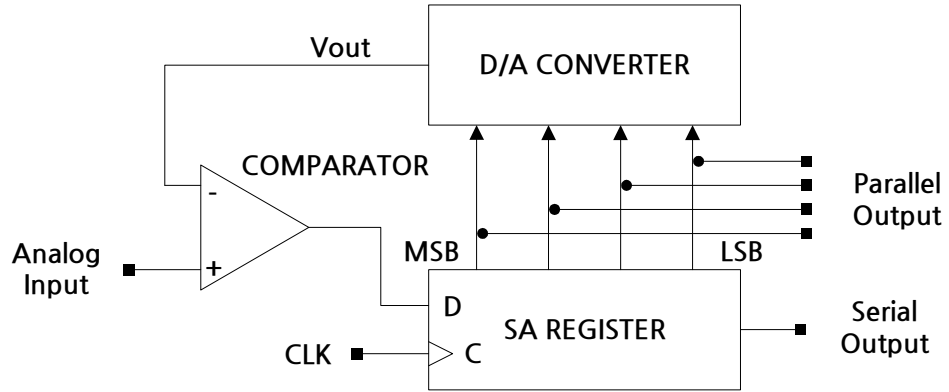
Successive-Approximation A/D Converter

이 방법은 가장 널리 쓰이는 A/D 변환 방법으로 LX 시리즈에서도 이 방법을 사용하는 칩이 장착되어 있습니다. 이 방법은 어떤 아날로그 입력신호에 따라서도 A/D 변환 속도가 일정하며 위에 소개된 방법 중 제일 빠릅니다.

이 방법은 D/A Converter, SAR(Successive Approximation Register), Comparator 를 사용합니다. 동작방법은 MSB(Most Significant bit)부터 LSB(Least Significant bit)까지 순차적으로 D/A 를 구동시켜 아날로그 입력신호와 비교합니다.

기타 특수 용도의 A/D Converter

위에 소개된 방법 외에 다른 방법도 있을 수 있으며 특수 용도에 사용하기 위해 제작합니다.



[그림 2-18] Successive-Approximation A/D

Appendix A A/D, D/A Gain 및 Offset 조정방법

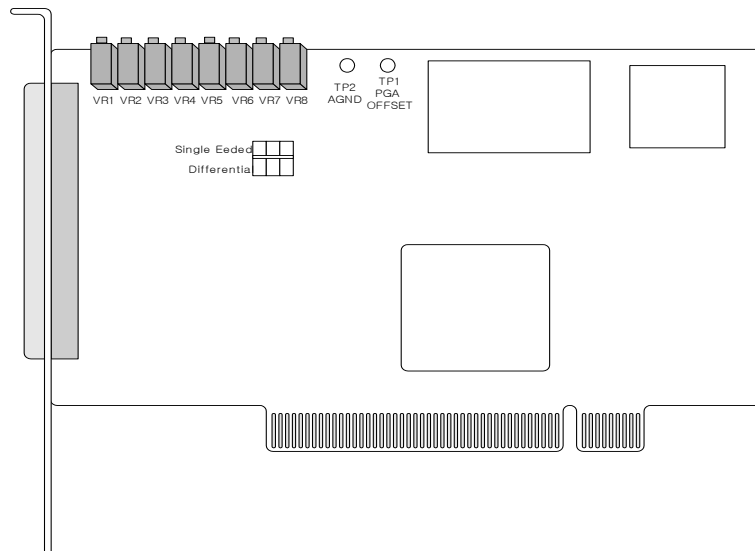
쥬커미조아의 CP/SD Series 보드 중 일부는 A/D, D/A Gain 및 Offset 값을 하드웨어 적으로 조정 가능합니다. 본 장에서는 해당 보드의 A/D, D/A Gain 및 Offset 조정 방법을 설명합니다.

A.1 각 보드 별 가변저항의 위치 및 기능

COMI-SD101/103

COMI-SD101/103 Board 에는 아날로그 입력 채널의 Offset 과 Gain 을 조정할 수 있는 4 개의 가변저항 (VR1, VR2, VR3, VR4) 과, 아날로그 출력 채널의 Offset 과 Gain 을 조정할 수 있는 4 개의 가변저항 (VR5, VR6, VR7, VR8)이 있습니다.

각 Calibration 용 가변저항의 위치는 아래 그림과 같습니다.



[그림 A-1] COMI-SD101/103 Calibration 용 가변저항의 위치

그리고 각 Calibration 용 가변저항의 기능은 아래의 [표 A-1]에 나타내었습니다.

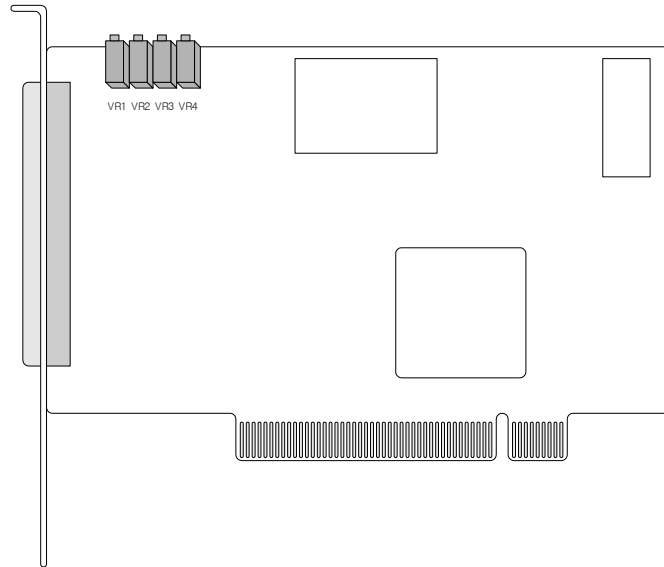
| 번호 | 가변 저항기 | 기능 | 용도 |
|----|--------|------------------------|------------|
| 1 | VR1 | A/D PGA Offset 조정 | A/D 조정용 |
| 2 | VR2 | A/D Bipolar Offset 조정 | |
| 3 | VR3 | A/D Bipolar Gain 조정 | |
| 4 | VR4 | A/D Unipolar Offset 조정 | |
| 4 | VR5 | D/A0 offset 조정 | D/A 조정용 |
| 5 | VR6 | D/A0 Gain 조정 | |
| 6 | VR7 | D/A1 Offset 조정 | |
| 7 | VR8 | D/A1 Gain 조정 | |

[표 A-1] COMI-SD101/103 Calibration 용 가변저항의 기능

COMI-CP101

COMI-CP101 Board 에는 아날로그 입력 채널의 Offset 과 Gain 을 조정할 수 있는 2 개의 가변저항 (VR1, VR2) 과, 아날로그 출력 채널의 Offset 과 Gain 을 조정할 수 있는 2 개의 가변저항 (VR3, VR4)이 있습니다.

각 Calibration 용 가변저항의 위치는 아래 그림과 같습니다.



[그림 A-2] COMI-CP101 Calibration 용 가변저항의 위치

그리고 각 Calibration 용 가변저항의 기능은 아래의 [표 A-2]에 나타내었습니다.

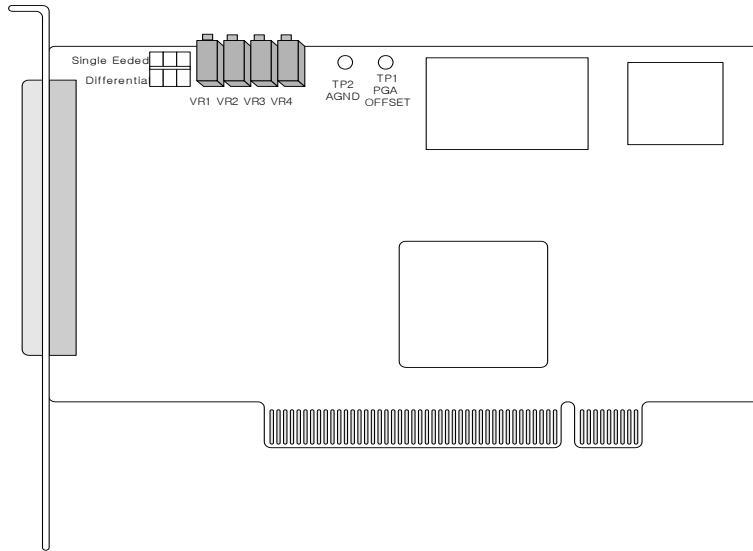
| 번호 | 가변 저항기 | 기능 | 용도 |
|----|--------|-----------------------|-----|
| 1 | VR1 | A/D Bipolar offset 조정 | A/D |
| 2 | VR2 | A/D Bipolar Gain 조정 | 조정용 |
| 3 | VR3 | D/A Gain 조정 | D/A |
| 4 | VR4 | D/A Offset 조정 | 조정용 |

[표 A-2] COMI-CP101 Calibration 용 가변저항의 기능

COMI-SD201

COMI-SD201 Board 에는 아날로그 입력 채널의 Offset 과 Gain 을 조정할 수 있는 4 개의 가변저항 (VR1, VR2, VR3, VR4) 이 있습니다.

각 Calibration 용 가변저항의 위치는 아래 그림과 같습니다.



[그림 A-3] COMI-SD201 Calibration 용 가변저항의 위치

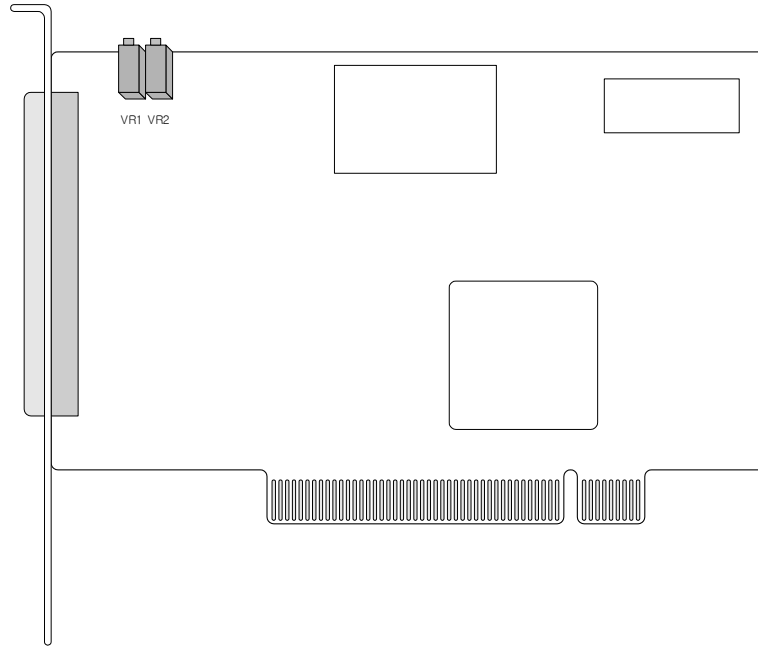
| 번호 | 가변 저항기 | 기능 | 용도 |
|----|--------|------------------------|------------|
| 1 | VR1 | A/D PGA offset 조정 | A/D 조정용 |
| 2 | VR2 | A/D Bipolar offset 조정 | |
| 3 | VR3 | A/D Bipolar Gain 조정 | |
| 4 | VR4 | A/D Unipolar offset 조정 | |

[표 A-3] COMI-SD201 Calibration 용 가변저항의 기능

COMI-CP201

COMI-CP201 Board 에는 아날로그 입력 채널의 Offset 과 Gain 을 조정할 수 있는 2 개의 가변저항 (VR1, VR2) 이 있습니다.

각 Calibration 용 가변저항의 위치는 아래 그림과 같습니다.



[그림 A-4] COMI-CP201 Calibration 용 가변저항의 위치

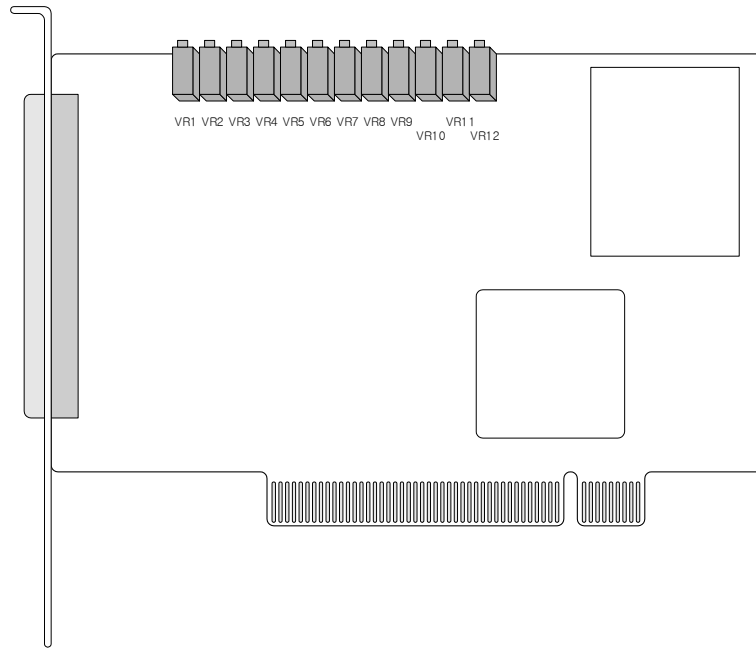
| 번호 | 가변 저항기 | 기능 | 용도 |
|----|--------|-----------------------|-----|
| 1 | VR1 | A/D Bipolar offset 조정 | A/D |
| 2 | VR2 | A/D Bipolar Gain 조정 | 조정용 |

[표 A-4] COMI-CP201 Calibration 용 가변저항의 기능

COMI-CP301

COMI-CP301 Board 에는 아날로그 출력 6 채널의 Offset 과 Gain 을 조정할 수 있는 12 개의 가변저항 (VR1 ~ VR12) 이 있습니다.

각 Calibration 용 가변저항의 위치는 아래 그림과 같습니다.



[그림 A-5] COMI-CP301 Calibration 용 가변저항의 위치

| 번호 | 가변 저항기 | 기능 | 용도 |
|----|--------|--------------------|-----|
| 1 | VR1 | D/A 0 ch Gain 조정 | D/A |
| 2 | VR2 | D/A 0 ch Offset 조정 | 조정용 |
| 3 | VR3 | D/A 1 ch Gain 조정 | D/A |
| 4 | VR4 | D/A 1 ch Offset 조정 | 조정용 |
| 5 | VR5 | D/A 2 ch Gain 조정 | D/A |
| 6 | VR6 | D/A 2 ch Offset 조정 | 조정용 |
| 7 | VR7 | D/A 3 ch Gain 조정 | D/A |
| 8 | VR8 | D/A 3 ch Offset 조정 | 조정용 |
| 9 | VR9 | D/A 4 ch Gain 조정 | D/A |
| 10 | VR10 | D/A 4 ch Offset 조정 | 조정용 |
| 11 | VR11 | D/A 5 ch Gain 조정 | D/A |
| 12 | VR12 | D/A 5 ch Offset 조정 | 조정용 |

[표 A-5] COMI-CP301 Calibration 용 가변저항의 기능

A.2 A/D Converter 의 Offset 및 Gain 조정

COMI-SD Series Board 에는 A/D 변환 시 선택할 수 있는 입력 전압 범위는 $\pm 10V$, $\pm 5V$, $\pm 2V$, $\pm 1V$, $0\sim 10V$, $0\sim 5V$, $0\sim 2V$, $0\sim 1V$ 중 하나입니다.

Offset, Gain 조정 작업은 다음 표를 사용하여 조정합니다.

| 전압범위 (FSR) | 000 에서 001 로 천이 ($-FSR + 1/2LSB$) | FFEh 에서 FFFh 로 천이 ($FSR + 3/2LSB$) | 1 LSB 값 |
|---------------|--|---|---------|
| $\pm 10V$ | -9.9976 V | +9.9927 V | 4.88MV |

[표 A-6] 각 전압 범위에서의 A/D 천이 코드표

- ▶ FSR : Full Scale Range
- ▶ LSB : Least Significant Bit

A.2.1 Offset 조정

1) COMI-SD101/103 Offset 조정

PGA Offset 조정방법 :

±10V 전압범위로 선택하고 A/D 0Channel 에 AGND 를 연결합니다.

TP1 과 TP2 의 전압차를 체크하여 0.000V 가 되도록 VR 을 조정합니다.

Bipolar Offset 조정방법 :

±10V 전압범위로 선택하고 A/D 0Channel 에 AGND 를 연결합니다.

VR 을 조정하여 입력 코드가 2047~2048(0V)로 천이하도록 합니다.

통계적으로 이것은 일정한 시간 동안 2047~2048(0V)이 각각 50%가 나타나도록 하는 것입니다.

Unipolar Offset 조정방법 :

Bipolar 를 조정 한 후 Unipolar 를 조정하세요.

0~10V 전압범위로 선택하고 A/D 0Channel 에 AGND 를 연결합니다.

VR 을 조정하여 입력 코드가 000~001h(0V)로 천이하도록 합니다.

통계적으로 이것은 일정한 시간 동안 000~001h(0V)이 각각 50%가 나타나도록 하는 것입니다.

2) COMI-SD201 Offset 조정

PGA Offset 조정방법 :

±10V 전압범위로 선택하고 A/D 0Channel 에 AGND 를 연결합니다.

TP1 과 TP2 의 전압차를 체크하여 0.000V 가 되도록 VR 을 조정합니다.

Bipolar Offset 조정방법 :

±10V 전압범위로 선택하고 A/D 0Channel 에 AGND 를 연결합니다.

VR 을 조정하여 입력 코드가 0000h~0001h(0V)로 천이하도록 합니다.

통계적으로 이것은 일정한 시간 동안 0000h~0001h (0V)이 각각 50%가 나타나도록 하는 것입니다.

Unipolar Offset 조정방법 :

Bipolar 를 조정한 후 Unipolar 를 조정하세요.

0~10V 전압범위로 선택하고 A/D 0Channel 에 AGND 를 연결합니다.

VR 을 조정하여 입력 코드가 -32768~-32767(0V)로 천이하도록 합니다.

통계적으로 이것은 일정한 시간 동안 -32768~-32767(0V)이 각각 50%가 나타나도록 하는 것입니다.

A.2.2 Gain 조정

1) COMI-SD101/103 Gain 조정

Bipolar Gain 조정방법 :

$\pm 10V$ 전압범위로 선택하고 A/D 0Channel 에 10.000V 를 연결합니다.

VR 을 조정하여 입력 코드가 4094~4095(10V)로 천이하도록 합니다.

통계적으로 이것은 일정한 시간 동안 4094~4095(10V)이 각각 50%가 나타나도록 하는 것입니다.

2) COMI-SD201 Gain 조정

Bipolar Gain 조정방법 :

$\pm 10V$ 전압범위로 선택하고 A/D 0Channel 에 10.000V 를 연결합니다.

VR 을 조정하여 입력 코드가 32766~32767(10V)로 천이하도록 합니다.

통계적으로 이것은 일정한 시간 동안 32766~32767(10V)이 각각 50%가 나타나도록 하는 것입니다.

A.3 D/A Converter 의 Offset 및 Gain 조정

D/A 출력전압 범위는 Bipolar $\pm 10V$ 입니다.

아날로그 출력에 대해 Offset 과 Gain 을 조정할 수 있습니다.

A.3.1 Offset 조정

코드 000h (Hex)를 출력시키고 출력 전압이 $-10.000V$ 가 되도록 VR 을 조정합니다. 다시 말하면 해당 아날로그 출력채널의 전압을 $-10.000V$ 로 설정하고 VR 을 조정하여 실제 출력이 $-10.000V$ 가 되도록 합니다.

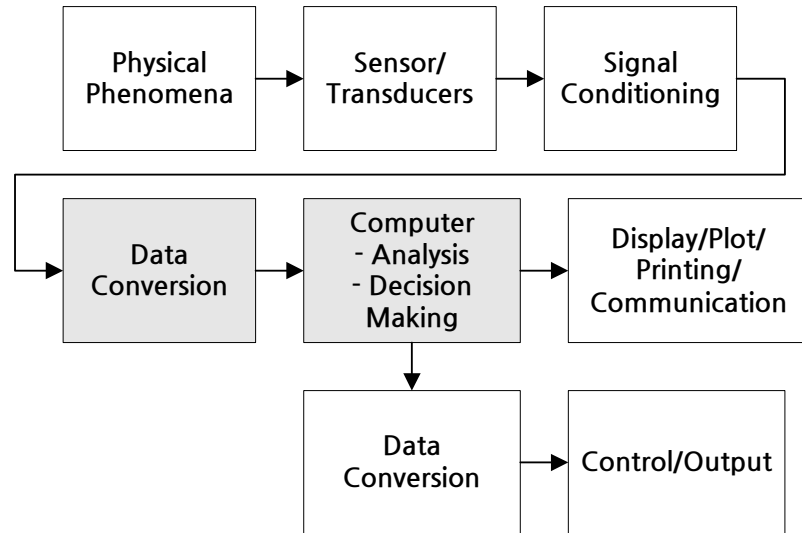
A.3.2 Gain 조정

코드 FFFh (Hex)를 출력시키고 출력 전압이 $+10.000V$ 가 되도록 VR 을 조정합니다.

Appendix B Data Acquisition 개요

B.1 Data Acquisition & Control System 이란?

Data Acquisition (획득)과 Control (제어)은 서로 다른 의미의 용어입니다. 간단한 예로, Multimeter 나 Oscilloscope 로 Data 를 관측하고 인쇄하는 것은 Data Acquisition 이고 실내 전등의 밝기를 조절 노브(Knob)로 조정하는 것은 Control 이라고 이야기 할 수 있습니다. 최근 들어 많은 부분의 일들이 이러한 Data Acquisition 과 Control 을 필요로 하게 되었으며, Acquisition 된 Data 들은 컴퓨터로 해석하고 처리하며 또한 Control 할 수 있게 되었습니다.



[그림 B-1] Data Acquisition & Control System 구성도

이러한 Data Acquisition 과 Control 는 전기, 전자, 철강, 기계, 화학, 석유, 식품, 에너지, 유전공학, 의료공학 등의 거의 모든 산업 분야와 물리, 수학, 화학, 전자, 전기, 기계, 의료 등 모든 학계에서도 광범위하게 응용되고 있으며, 이에 따라 과학자나 엔지니어는 물론이고 각종 시험과 연구, 개발, 생산에 종사하고 있는 사람들에 의해 이용되고 있습니다.

최근 들어 컴퓨터의 Data 처리 속도가 고속화 되고, 신뢰도가 높아지며, 대용량의 Memory 를 적재할 수 있게 되면서, 컴퓨터에 탑재된 Data Acquisition 과 Control System 은 광범위한 수치 해석 및 Data 저장 능력을 보유하게 되었습니다. 나아가 컴퓨터를 통하여 처리 결과의 출력 형태를 다양화할 수 있으며, Digital Control 및 통신에도 이용할 수 있게 되었습니다.

[그림 B-1]은 Data Acquisition 과 Control System 의 구성도입니다.

일반적으로 컴퓨터를 이용한 Data Acquisition & Control System 은 두 가지 방법으로 구현할 수 있습니다. 첫째는 PC-Bus 와 직접 Interface 시키는 방법이며, 둘째는 RS232, RS422, IEEE488 등의 Standard Communication Channel 을 통하는 방법입니다. 두 방법은 모두 나름의 장점을 갖고 있습니다. 이를 간단히 살펴 보면 다음과 같습니다.

B.1.1 PC-Bus Interface

- Low Cost : PC Power 를 이용할 수 있습니다.
- Small Size : PC 내부의 미리 확보된 공간을 활용합니다.
- High Speed : 송수신을 위한 별도의 Protocol 이 불필요합니다.

B.1.2 Standard Communication Channel

- System 제작 크기에 제한이 없습니다.
- Computer 와 원거리 설치가 가능합니다. (시험하고자 하는 가까운 위치에 System 을 설치하고 Host Computer 와 통신).
- Data Acquisition & Control System 이 Computer 기종에 관계없이 Interface 가 가능합니다

B.2 IBM-PC 의 내부 구조 (Memory Address 를 중심으로)

PC 의 기본 구성은 본체, 입력장치 (Keyboard, Mouse 등) 및 출력장치 (Monitor, Printer, Plotter)등으로 이루어집니다. 최근 들어 소형 PC (Laptop, Notebook Type)가 개발되면서 이를 이용하여 소형 Portable Data Acquisition & Control System 을 구축할 수 있게 되었습니다. 그러나 일부 제작회사의 소형 PC 는 일반 PC 와 호환성 (특히 Expansion Slot)이 부족하여 PC-Bus 를 이용한 Interface 에 제한이 있습니다.

PC 의 Expansion Slot 을 이용한 System 도 두 가지 방법으로 제작할 수 있는데, PC 의 I/O 공간을 이용하는 방법과 Memory Location 영역을 이용하는 방법입니다. PC 의 I/O Map 과 Memory Map 을 다음의 표에 나타내었습니다. Memory 및 I/O Space 의 보다 상세한 내용은 “ PC Technical Reference ”를 참조하기 바랍니다.

표를 보면 User 가 사용할 수 있는 Memory 및 I/O 공간은 매우 제한되어 있을 뿐만 아니라, 가용 공간을 이미 다른 Card 가 사용하고 있을 수도 있습니다. 이러한 사정으로 인해 발생할 수 있는 Address 충돌을 방지하기 위해, Data Acquisition & Control Card 는 Switch Bank 를 달아 User 가 임의로 조정할 수 있도록 되어 있습니다.

| | | |
|--|--|----------------------------------|
| FFFF 10000 | AT extended memory (15K) 표 10 참조 | |
| FFFF F000 | ROM 표 6 참조 | |
| FFFF E000 | Open in PC/XT (64K) (1) | |
| FFFF D000 | Open in PC/XT (64K) (2) | |
| CFC00 CF800 CF400 CF000 CEC00 CE800 CE400 CE000 CDC00 CD800 CD400 CD000 | CFC00 CF800 CF400 CF000 USER AREA CEC00 CE800 CE400 CE000 CDC00 CD800 CD400 CD000 | |
| CCFFF C8000 | Fixed disk, XT only (20K) (3) 표 5 참조 | |
| C7FFF C4000 | ROM expansion (16K) (4) 표 5 참조 | |
| C3FFF C0000 | Open(16K) (5) 표 5 참조 | EGA SCREEN BUFFERS AND ROM |
| AFFFF A0000 | CGA Screen buffer | |
| | Open(64K) (6) 표 4 참조 | |

| | |
|-------------------------|---|
| 9FFFF 80000 | 128K RAM expansion area (7) 표 8 참조 |
| 7FFFF | 512K RAM expansion area 표 11 참조 DOS 표 2 참조 BIOS 표 11 참조 |
| 00400 003FF 00000 | Interrupt vectors 표 10 참조 |

[표 B-1] IBM-PC/XT/AT Memory Map

| | |
|---------------|--|
| 00500 | = Print screen status. |
| 00504 | = Single-drive status (Drive A or B). |
| 00510 - 00511 | = BASIC's default data segment pointer. |
| 00512 - 00513 | = IP for BASIC's timer interrupt vector. |
| 00514 - 00515 | = CS for BASIC's timer interrupt vector. |
| 00516 - 00517 | = IP for BASIC's ctrl-break interrupt. |
| 00518 - 00519 | = CS for BASIC's ctrl-break interrupt. |
| 0051A - 0051B | = IP for BASIC's fatal-error interrupt. |
| 0051C - 0051D | = CS for BASIC's fatal-error interrupt. |
| 00600 - XXXXX | = DOS and 'other things'. |

[표 B-2] DOS and BASIC Data Area

| | |
|---------------|---|
| 7FFF | = Top of 512K |
| 80000 - 9FFFF | = AT, 128K RAM expansion area. |
| 9FFFF | = Top of 640K, end of memory expansion area |

[표 B-3] RAM Expansion Area

| | |
|---------------|---|
| A0000 - AFFFF | = Enhanced Graphics Adaptor (EGA) Screen buffers. |
| B0000 - B7FFF | = Monochrome adapter of EGA. |
| B0000 - B0FFF | = Monochrome screen buffer. |
| B1000 - B7FFF | = Reserved for screen buffers. |
| B8000 - BFFFF | = Color Graphics Adaptor(CGA) or EGA. |
| B8000 - BBFFF | = CGA buffer. |
| BC000 - BFFFF | = CGA/EGA screen buffers. |
| C0000 - C3FFF | = EGA BIOS. |

[표 B-4] CRT Screen Buffers

| | |
|---------------|---|
| C4000 - C7FFF | = ROM expansion area. |
| C8000 - CCFFF | = Fixed disk control (XT). |
| CD000 - CFFFF | = User PROM, memory-mapped I/O. |
| D0000 - DFFFF | = User PROM, recommended "LIM" location. |
| E0000 - EFFFF | = ROM expansion area, optional I/O for PC/XT. |

[표 B-5] User Area

| | |
|---------------|---------------------------------------|
| F0000 - FDFFF | = ROM BASIC. |
| F0000 - FDFFF | = BIOS. |
| F0000 - FDFFF | = First code executed after power-on. |
| F0000 - FDFFF | = BIOS release date. |
| F0000 - FDFFF | = Machine ID. |

[표 B-6] ROM

| | |
|-------------------|--|
| 100000 - FFFFFFFF | = I/O channel memory (PC/AT extended memory, 15MB maximum) |
|-------------------|--|

[표 B-7] AT Extended Memory

| | |
|-----------|---------------------------------|
| 000 - 00F | = DMA controller (8237A). |
| 020 - 021 | = Interrupt controller (8259A). |
| 040 - 043 | = Timer (8253). |
| 060 - 063 | = PPI (8255A). |
| 080 - 083 | = DMA page register (74LS612). |
| 0A0 | = NMI mask register. |
| 200 - 20F | = Joystick (game) controller. |
| 210 - 217 | = Expansion unit. |
| 2F8 - 2FF | = Serial port (secondary). |
| 300 - 31F | = Prototype card. |
| 320 - 32F | = Fixed disk. |
| 378 - 37F | = Parallel printer (primary). |
| 380 - 37F | = SDLC. |
| 3B0 - 3BF | = Monochrome adapter/printer. |
| 3D0 - 3D7 | = Color/graphics adapter. |
| 3F0 - 3F7 | = Diskette controller. |
| 3F8 - 3FF | = Serial port (primary). |

[표 B-8] IBM PC/XT I/O Map

| | |
|-----------|---|
| 000 - 01F | = DMA controller (8237A-5). |
| 020 - 03F | = Interrupt controller (8259A). |
| 040 - 05F | = Timer (8254). |
| 060 - 06F | = Keyboard (8042). |
| 070 - 07F | = NMI mask register, real-time clock. |
| 080 - 09F | = DMA page register (74LS612). |
| 0A0 - 0BF | = Interrupt controller 2 (8259A). |
| 0C0 - 0DF | = DMA controller 2 (8237A). |
| 0F0 - 0FF | = Math coprocessor. |
| 1F0 - 1F8 | = Fixed disk. |
| 200 - 207 | = Joystick (game) controller. |
| 258 - 25F | = Intel "Above Board". |
| 278 - 27F | = Parallel printer (secondary). |
| 300 - 31F | = Prototype card. |
| 060 - 36F | = Reserved. |
| 378 - 37F | = Parallel printer (primary). |
| 080 - 38F | = SDLC or bisynchronous communications (secondary). |
| 3A0 - 3AF | = Bisynchronous communications (primary). |
| 3B0 - 3BF | = Monochrome adapter/printer. |
| 3C0 - 3CF | = EGA, reserved. |
| 3D0 - 3DF | = Color/graphics adapter. |
| 3F0 - 3F7 | = Diskette controller. |
| 3F8 - 3FF | = Serial port (primary). |

[표 B-9] IBM PC/AT I/O Map

| | |
|---------------|---|
| 00000 - 00003 | Interrupt 0, divide-by-zero-error. |
| 00004 - 00007 | Interrupt 1, single-step operation. |
| 00008 - 0000B | Interrupt 2, non-maskable interrupt. |
| 0000C - 0000F | Interrupt 3, break-point. |
| 00010 - 00013 | Interrupt 4, arithmetic overflow. |
| 00014 - 00017 | Interrupt 5, BIOS print-screen routine. |
| 00018 - 0001B | Interrupt 6, reserved. |
| 0001C - 0001F | Interrupt 7, reserved. |
| 00020 - 00023 | Interrupt 8, hardware timer 18/2/sec. |
| 00024 - 00027 | Interrupt 9, keyboard. |
| 00028 - 0002B | Interrupt A, reserved. |
| 0002C - 0002F | Interrupt B, communications. |
| 00030 - 00033 | Interrupt C, communications. |
| 00034 - 00037 | Interrupt D, alternate printer. |
| 00038 - 0003B | Interrupt E, floppy diskette signal. |
| 0003C - 0003F | Interrupt F, printer control. |
| 00040 - 00043 | Interrupt 10, invokes BIOS video I/O service routines. |
| 00044 - 00047 | Interrupt 11, invokes BIOS equipment configuration check. |
| 00048 - 0004B | Interrupt 12, invokes BIOS memory-size check. |
| 0004C - 0004F | Interrupt 13, invokes BIOS disk I/O service routines. |
| 00050 - 00053 | Interrupt 14, invokes BIOS RS-232 I/O routines. |
| 00054 - 00057 | Interrupt 15, invokes BIOS cassette I/O extended AT service routines. |
| 00058 - 0005B | Interrupt 16, invokes BIOS keyboard I/O routines. |
| 0005C - 0005F | Interrupt 17, invokes BIOS printer I/O. |
| 00060 - 00063 | Interrupt 18, ROM BASIC. |
| 00064 - 00067 | Interrupt 19, invokes BIOS boot-strap start-up routine. |
| 00068 - 0006B | Interrupt 1A, invokes BIOS time-of-day routines. |
| 0006C - 0006F | Interrupt 1B, BIOS ctrl-break control |
| 00070 - 00073 | Interrupt 1C, gen at timer clock tick. |
| 00074 - 00077 | Interrupt 1D, vides initialization control parameter pointer. |
| 00078 - 0007B | Interrupt 1E, disk parameter table pointer. |
| 0007C - 0007F | Interrupt 1F, graphics character table pointer. |
| 00080 - 00083 | Interrupt 20, invokes DOS program termination. |

| | |
|---------------|--|
| 00084 - 00087 | Interrupt 21, invokes all DOS function calls. |
| 00088 - 0008B | Interrupt 22, user-created, DOS-controlled interrupt routine invoked at program end. |
| 0008C - 0008F | Interrupt 23, user-created, DOS-controlled interrupt routine |
| 0009C - 0009F | Interrupt 27, ends program and keeps program in memory under DOS. |
| 000A0 - 000FF | Interrupts 28 through 3F, reserved. |
| 00100 - 00103 | Interrupt 40, disk I/O (XT) |
| 00104 - 00107 | Interrupt 41, fixed disk parameters (XT) |
| 00108 - 00123 | Interrupts 42 through 48, reserved. |
| 00124 - 00127 | Interrupt 49, keyboard supplement translation table pointer. |
| 00128 - 0017F | Interrupts 49 through 5F, reserved. |
| 00180 - 0019F | Interrupts 60 through 67, user-defined interrupts. |
| 001A0 - 001FF | Interrupts 68 through 7F, not used. |
| 00200 - 00217 | Interrupts 80 through 85, reserved for BASIC. |
| 00218 - 003C3 | Interrupts 86 through F0, BASIC interpreter. |
| 003C4 - 003FF | Interrupts F1 through FF, not used. |

[표 B-10] Interrupt Vector

| | |
|-------------------|--|
| 00400 -00401 | Address of RS-232 adapter 1. |
| 00402 -00403 | Address of RS-232 adapter 2. |
| 00404 -00405 | Address of RS-232 adapter 3. |
| 00406 -00407 | Address of RS-232 adapter 4. |
| 00408 -00409 | Address of printer adapter 1. |
| 0040A-0040B | Address of printer adapter 2. |
| 0040C-0040D | Address of printer adapter 3. |
| 0040E-0040F | Address of printer adapter 4. |
| 00410-00411 | Equipment flag. |
| 00412 | Manufacturing test indicator. |
| 00413-00414 | Useable memory size in K. |
| 00415-00416 | Memory in I/O channel for 64K-planar PC. |
| | Keyboard status bits. |
| 00417-00418 | Alternate keyboard numeric input. |
| 00419 | (future use) |
| | Keyboard buffer tail pointer. |
| 0041A-0041B | Keyboard buffer tail pointer. |
| 0041C-0041D | Keyboard buffer. |
| 0041E-0043D | Floppy disk seek status. |
| 0043E | Floppy disk motor status. |
| 0043F | Floppy disk motor timeout. |
| 00440 | Floppy disk status. |
| 00441 | Floppy disk controller status bytes. |
| 00412-00448 | CRT mode code. |
| 00449 | CRT column screen width. |
| 0044A-0044B | CRT regeneration buffer length. |
| 0044C-0044D | Starting address in regeneration buffer. |
| 0044E-0044F | Cursor position for CRT page 1. |
| | Cursor position for CRT page 2. |
| 00450-00451 | Cursor position for CRT page 3. |
| 00452-00453 | Cursor position for CRT page 4. |
| 00454-00455 | Cursor position for CRT page 5. |
| 00456-00457 | Cursor position for CRT page 6. |
| 00458-00459 | Cursor position for CRT page 7. |
| 0045A-0045B | Cursor position for CRT page 8. |
| 0045ffffffffffff | Cursor mode. |
| ffffffffffff0045D | Active page number. |
| 004CE-004DF | |
| 00460-00461 | |
| 00462 | |

| | |
|-------------|---|
| 00463-00464 | CRT mode. |
| 00465 | Address of current display adapter. |
| 00466 | Palette setting. |
| 00467-00468 | Time count. |
| 00469-0046A | CRC register. |
| 0046B | Last input value. |
| 0046C-0046D | Low word of timer count. |
| 0046E-0046F | High word of timer count. |
| 00470 | Timer rollover. |
| 00490-004C1 | Used by MODE.COM. |
| 00471 | Break indicator. |
| 00472-00473 | Reboot (Alt-Ctrl-Del) indicator. |
| 00474-00477 | Fixed disk data area (XT). |
| 00478 | Printer 1 timeout (XT). |
| 00479 | Printer 2 timeout (XT). |
| 0047A | Printer 3 timeout (XT). |
| 0047B | Printer 4 timeout (XT). |
| 0047C | RS-232 card 1 timeout (XT). |
| 0047D | RS-232 card 2 timeout (XT). |
| 0047E | RS-232 card 3 timeout (XT). |
| 0047F | RS-232 card 4 timeout (XT). |
| 00480-00483 | Additional keyboard buffer pointers (XT). EGA BIOS buffer. |
| 00484-004A8 | Number of character rows. |
| 00484 | Bytes per character. |
| 00485 | Status byte. |
| 00487 | Feature bits, DIP switches. |
| 00488 | Pointer save. |
| 004A8 | Reserved. |
| 004D0-004EF | Intra-application communication area. |
| 004F0-004FF | |

[표 B-11] BIOS data area

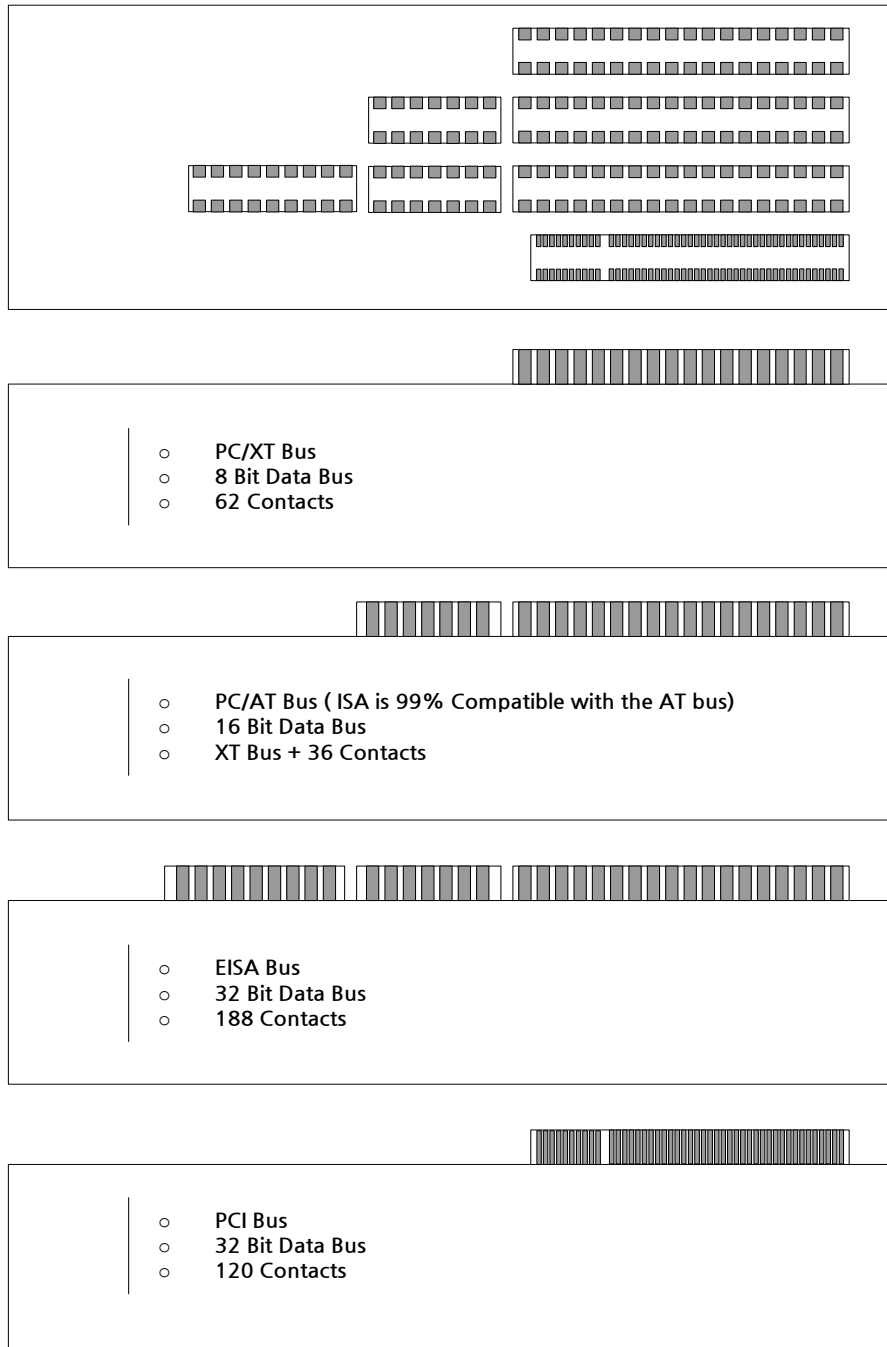
B.2.1 PC Expansion Slot 의 구조

PC 의 확장 슬롯에는 다음과 같은 네 가지 유형이 있습니다.

- 8 Bit PC/XT 용 Slot.
- 16 Bit PC/AT 및 PC/XT 용 Slot.
- 32 Bit PC/AT 및 PC/XT 용 Slot.
- 32 Bit PCI Slot

이를 [그림 B-2]에 나타내었습니다. [표 B-12], [표 B-13]는 각각 16bit 및 8bit 용 슬롯의 신호 사양들입니다. [표 B-14]는 COMIZOA CP Series 모든 보드에 해당되는 PCI 슬롯의 신호 사양입니다.

♣ 각 신호명의 기능들은 PC Technical Reference Manual 참조 하십시오.



[그림 B-2] Expansion Slot 의 종류

| Pin NO. | 신호명 | I/O | Pin NO. | 신호명 | I/O |
|---------|--------|-----|---------|------------|-----|
| C1 | /IOBHE | I/O | D1 | /MEM CS 16 | I |
| C2 | A23 | I/O | D2 | /I/O CS 16 | I |
| C3 | A22 | I/O | D3 | IRQ 10 | I |
| C4 | A21 | I/O | D4 | IRQ 11 | I |
| C5 | A20 | I/O | D5 | IRQ 12 | I |
| C6 | A19 | I/O | D6 | IRQ 15 | I |
| C7 | A18 | I/O | D7 | IRQ 14 | I |

| | | | | | |
|-----|-----|-----|-----|---------|---|
| C8 | A17 | I/O | D8 | /DACK 0 | O |
| C9 | /MR | I/O | D9 | DRQ 0 | I |
| C10 | /MW | I/O | D10 | /DACK 5 | O |
| C11 | D8 | I/O | D11 | DRQ 5 | I |
| C12 | D9 | I/O | D12 | /DACK 6 | O |
| C13 | D01 | I/O | D13 | DRQ 6 | I |
| C14 | D11 | I/O | D14 | /DACK 7 | O |
| C15 | D12 | I/O | D15 | DRQ 7 | I |
| C16 | D13 | I/O | D16 | +5V | - |
| C17 | D14 | I/O | D17 | /MASTER | I |
| C18 | D15 | I/O | D18 | GND | - |

[표 B-12] 16bit 확장 Slot 신호사양

| Pin NO. | 신호명 | I/O | Pin NO. | 신호명 | I/O |
|---------|----------|-----|---------|-----------|-----|
| A1 | /IOCHCK | I | B1 | GND | - |
| A2 | D7 | I/O | B2 | RESET DRV | O |
| A3 | D6 | I/O | B3 | -5V | - |
| A4 | D5 | I/O | B4 | IRQ 9 | I |
| A5 | D4 | I/O | B5 | -5V | - |
| A6 | D3 | I/O | B6 | DRQ 2 | I |
| A7 | D2 | I/O | B7 | -12V | - |
| A8 | D1 | I/O | B8 | /SRDY | I |
| A9 | D0 | I/O | B9 | +12V | - |
| A10 | /IOCHRDY | I | B10 | GND | - |
| A11 | AEN | O | B11 | /MEMW | O |
| A12 | A19 | I/O | B12 | /MEMR | O |
| A13 | A18 | I/O | B13 | /IOWC | O |
| A14 | A17 | I/O | B14 | /IORC | O |
| A15 | A16 | I/O | B15 | /DACK 3 | O |
| A16 | A15 | I/O | B16 | DRQ 3 | I |
| A17 | A14 | I/O | B17 | /DACK 1 | O |
| A18 | A13 | I/O | B18 | DRQ 1 | I |
| A19 | A12 | I/O | B19 | /MEMREF | I/O |
| A20 | A11 | I/O | B20 | SYSCLK | O |
| A21 | A10 | I/O | B21 | IRQ 7 | I |
| A22 | A9 | I/O | B22 | IRQ 6 | I |
| A23 | A8 | I/O | B23 | IRQ 5 | I |
| A24 | A7 | I/O | B24 | IRQ 4 | I |
| A25 | A6 | I/O | B25 | IRQ 3 | I |
| A26 | A5 | I/O | B26 | /DACK 2 | O |
| A27 | A4 | I/O | B27 | TC | O |
| A28 | A3 | I/O | B28 | BUSALE | O |
| A29 | A2 | I/O | B29 | +5V | - |
| A30 | A1 | I/O | B30 | OSC | O |
| A31 | A0 | I/O | B31 | GND | - |

[표 B-13] 8bit 확장 Slot 신호사양

| Pin No. | 5V System Environment | |
|---------|-----------------------|----------|
| | Side A | Side B |
| 1 | -12V | TRST# |
| 2 | TCK | +12V |
| 3 | GND | TMS |
| 4 | TDO | TDI |
| 5 | +5V | +5V |
| 6 | +5V | INTA# |
| 7 | INTB# | INTC# |
| 8 | INTD# | +5V |
| 9 | PRSNT1# | RESERVED |
| 10 | RESERVED | +5V |
| 11 | PRSNT2# | RESERVED |
| 12 | GND | GND |
| 13 | GND | GND |
| 14 | RESERVED | RESERVED |
| 15 | GND | RST# |
| 16 | CLK | +5V |
| 17 | GND | GNT# |
| 18 | REQ# | GND |
| 19 | +5V | RESERVED |
| 20 | AD[31] | AD[30] |
| 21 | AD[29] | +3.3V |
| 22 | GND | AD[28] |
| 23 | AD[27] | AD[26] |
| 24 | AD[25] | GND |
| 25 | +3.3V | AD[24] |
| 26 | C/BE[3]# | IDSEL |
| 27 | AD[23] | +3.3V |
| 28 | GND | AD[22] |
| 29 | AD[21] | AD[20] |
| 30 | AD[19] | GND |
| 31 | +3.3V | AD[18] |
| 32 | AD[17] | AD[16] |
| 33 | C/BE[2]# | +3.3V |
| 34 | GND | FRAME# |
| 35 | IRDY# | GND |
| 36 | +3.3V | TRDY# |
| 37 | DEVSEL#T | GND |

| Pin No. | 5V System Environment | |
|---------|-----------------------|----------|
| | Side A | Side B |
| 38 | GND | STOP# |
| 39 | LOCK# | +3.3V |
| 40 | PERR# | SDONE |
| 41 | +3.3V | SBO# |
| 42 | SERR# | GND |
| 43 | +3.3V | PAR |
| 44 | C/BE[1]# | AD[15] |
| 45 | AD[14] | +3.3V |
| 46 | GND | AD[13] |
| 47 | AD[12] | AD[11] |
| 48 | AD[10] | GND |
| 49 | GND | AD[9] |
| 50 | | |
| 51 | | |
| 52 | AD[8] | C/BE[0]# |
| 53 | AD[7] | +3.3V |
| 54 | +3.3V | AD[6] |
| 55 | AD[5] | AD[4] |
| 56 | AD[3] | GND |
| 57 | GND | AD[2] |
| 58 | AD[1] | AD[0] |
| 59 | +5V | +5V |
| 60 | ACK64# | REQ64# |
| 61 | +5V | +5V |
| 62 | +5V | +5V |

[표 B-14] 32bit PCI PIN

| Signal Status Modes | Low or Going Low | Rising | High |
|---------------------|---|--|------------------|
| 0 | Disables Counting | — | Enables Counting |
| 1 | — | <ul style="list-style-type: none"> ⊙ Initiates Counting ⊙ Resets output after next | — |
| 2 | <ul style="list-style-type: none"> ⊙ Disables Counting ⊙ Sets output immediately high | <ul style="list-style-type: none"> ⊙ Reloads Counter ⊙ Initiates Counting | Enables Counting |
| 3 | <ul style="list-style-type: none"> ⊙ Disables Counting ⊙ Sets output immediately high | <ul style="list-style-type: none"> ⊙ Reloads Counter ⊙ Initiates Counting | Enables Counting |
| 4 | Disables Counting | — | Enables Counting |
| 5 | — | Initiates Counting | — |

[표 B-15] 각 모드에서 GATE 입력에 따른 효과

[표 B-15]은 카운터의 GATE 입력핀의 상태에 따라 각 모드에서의 카운터 동작이 어떻게 변화되는지 나타냅니다. 표를 참조하여 사용자가 선택한 모드가 적절한지를 판단하십시오.

Hardware Reference Manual Update List

| NO | VERSION | DATE | Changes in |
|----|---------|------------|-------------------------|
| 1 | 1.00 | 2003.04.07 | release |
| 2 | 1.01 | 2016.03.01 | 폰트 변경(나눔 고딕, 굴림), 양식 변경 |
| 3 | | | |



www.comizoa.com

Tel) 042 - 936 - 6500~6

Fax) 042 - 936 - 6507

Hardware Support : csteam@comizoa.com

Software Support : csteam@comizoa.com